



做中国自主知识产权核心处理器
MCU/DSP/CPU芯片级大脑领导者

深圳市航顺芯片技术研发有限公司
航顺浩瀚处理器（广州）有限公司

国家高新技术企业 深圳龙华2017年八大重点签约引进企业
航顺芯片32位通用MCU之M0 M3 M4世界级超低功耗
性能超稳定 开发工具全兼容进口 软硬件全兼容进口

HK8P162C

规

格

书

(V 1.1)

目录

1. 产品概述.....	1
1. 1 功能特性.....	1
1. 2 引脚配置.....	2
1. 3 引脚说明.....	3
1. 4 系统结构框架图.....	4
1. 5 引脚电路结构图.....	4
2. 中央处理器（CPU）.....	6
2. 1 存储器.....	6
2. 1. 1 程序存储器（ROM）.....	6
2. 1. 1. 1 复位向量（0000H）.....	6
2. 1. 1. 2 中断向量（0008H）.....	6
2. 1. 2 数据存储器（RAM）.....	7
2. 1. 3 系统寄存器.....	7
2. 1. 3. 1 系统寄存器表.....	7
2. 1. 3. 2 系统寄存器说明.....	7
2. 1. 3. 3 系统寄存器的位定义.....	8
2. 1. 3. 4 累加器.....	9
2. 1. 3. 5 程序状态寄存器 PFLAG.....	10
2. 1. 3. 6 程序计数器.....	11
2. 1. 3. 7 Y,Z 寄存器.....	11
2. 1. 3. 8 R 寄存器.....	12
3. 堆栈.....	13
3. 1 概述.....	15
3. 2 堆栈寄存器.....	13
3. 3 堆栈操作举例.....	14
4. 复位.....	15
4. 1 概述.....	15
4. 2 上电复位.....	16
4. 3 看门狗复位.....	16
4. 4 掉电复位.....	17
4. 4. 1 系统工作电压.....	17

4. 4. 2 掉电复位性能改进.....	18
4. 5 外部复位.....	20
4. 6 外部复位电路.....	21
4. 6. 1 RC 复位电路.....	21
4. 6. 2 二极管&RC 复位电路.....	21
4. 6. 3 稳压二极管复位电路.....	22
4. 6. 4 电压偏置复位电路.....	22
4. 6. 5 外部 IC 电路.....	23
5. 系统时钟.....	24
5. 1 概述.....	24
5. 2 时间框图.....	24
5. 3 OSCM 寄存器.....	24
5. 4 系统高速时钟.....	25
5. 4. 1 内部高速 RC 振荡器.....	25
5. 4. 2 外部高速时钟.....	25
5. 4. 2. 1 石英/陶瓷振荡器.....	26
5. 4. 2. 2 RC 振荡器.....	26
5. 4. 2. 3 外部时钟源.....	27
5. 5 系统低速时钟.....	27
5. 5. 1 系统时钟测试.....	28
6. 中断.....	29
6. 1 概述.....	29
6. 2 中断使能寄存器 INTEN.....	29
6. 3 中断请求寄存器 INTRQ.....	30
6. 4 全局中断 GIE.....	31
6. 5 PUSH, POP.....	31
6. 6 INT0 (P0.1) 中断.....	31
6. 7 INT1 (P0.0) 中断.....	32
6. 8 TC0 中断.....	32
6. 9 TC1 中断.....	32
6. 10 ADC 中断.....	32
6. 11 多中断操作.....	32
7. I/O 口.....	34
7. 1I/O 口模式.....	34
7. 2I/O 上拉电阻寄存器.....	34
7. 3I/O 数据寄存器.....	35
7. 4P4 口 ADC 共用引脚.....	35

8. 定时器.....	37
8. 1 看门狗定时器.....	37
8. 2 定时/计数器 TC0.....	37
8. 2. 1 概述.....	37
8. 2. 2 TC0M 模式寄存器.....	38
8. 2. 3 TC1X8, TC0X8, TC0GN 标志.....	39
8. 2. 4 TC0C 计数寄存器.....	39
8. 2. 5 TC0R 自动装载寄存器.....	40
8. 2. 6 TC0 时钟频率输出（蜂鸣器输出）.....	41
8. 2. 7 TC0 操作流程.....	41
8. 3 定时/计数器 TC1.....	41
8. 3. 1 概述.....	41
8. 3. 2 TC1M 模式寄存器.....	42
8. 3. 3 TC1X8 标志.....	43
8. 3. 4 TC1C 计数寄存器.....	43
8. 3. 5 TC1R 自动转载寄存器.....	44
8. 3. 6 TC1 时钟频率输出器(蜂鸣器输出).....	45
8. 3. 7 TC1 操作流程.....	45
8. 4 PWM 功能说明.....	46
8. 4. 1 概述.....	46
8. 4. 2 TCnIRQ 和 PWM 输出占空率.....	46
8. 4. 3 PWM 输出占空比和 TCnR 的变化.....	47
9. 5+1 通道 ADC.....	49
9. 1 概述.....	49
9. 2 ADM 寄存器.....	49
9. 3 ADR 寄存器.....	50
9. 4 ADB 寄存器.....	50
9. 5 P4CON 寄存器.....	51
9. 6 VREFH 寄存器.....	51
9. 7 AD 转换时间.....	52
9. 8 ADC 电路.....	52
10. 配置位.....	54
11. 电气特性.....	56
11. 1 极限参数.....	56



深圳市航顺芯片技术研发有限公司 航顺浩瀚处理器（广州）有限公司

做中国自主知识产权核心处理器
MCU/DSP/CPU芯片级大脑领导者

国家高新技术企业 深圳龙华2017年八大重点签约引进企业
航顺芯片32位通用MCU之M0 M3 M4世界级超低功耗
性能超稳定 开发工具全兼容进口 软硬件全兼容进口

11. 2 电气特性.....	56
12. 封装尺寸.....	570
12. 1 DIP 14 PIN.....	60
12. 2 SOP 14 PIN.....	61
12. 3 DIP 8 PIN.....	62
12. 4 SOP 8 PIN.....	63
12. 5 MSOP 8 PIN.....	64
12. 6 MSOP 10 PIN.....	65
13. 版本说明.....	66

1. 产品简介

1.1 功能特性

◆ 存储器

OTP ROM空间：1K * 16 位。

RAM空间：64 字节。

◆ 4 层堆栈缓存器

◆ 两个8 位定时/计数器

TC0：自动装载定时器/计数器/PWM0/Buzzer输出。

TC1：自动装载定时器/计数器/PWM1/Buzzer输出。

◆ 5 个中断源

3 个内部中断：TC0、TC1、ADC。

2 个外部中断：INT0、INT1。

◆ 内置看门狗定时器，时钟源由内部低速RC 振荡器提供(16KHz @3V, 32KHz @5V)

◆ I/O 引脚配置

输入输出双向端口：P0, P4, P5。

具有唤醒功能的端口：P0电平触发。

内置上拉电阻端口：P0, P4, P5。

单向输入引脚：P0.4，与复位引脚共用。

外部中断引脚：P0.0（由寄存器PEDGE 控制），P1.0（下降沿触发）。

◆ 强大的指令系统

单时钟系统（1T）。大部分指令只需要一个时钟周期。

跳转指令 JMP 可在整个 ROM 区执行。

调用指令 CALL 可在整个 ROM 区执行。

查表指令 MOVC 可寻址整个 ROM 区。

◆ 5+1 通道 12 位 ADC.

5 个外部 ADC 输入。

一个内部电池检测。内部 AD 参考电压（VDD、4V、3V、2V）。

◆ 双时钟系统

内部高速时钟：RC模式，高达16MHz。

内部低速时钟：RC 振荡器，16KHz（3V），32KHz（5V）。

外部高速时钟：RC 模式，高达10MHz。

外部高速时钟：晶振模式，高达16MHz。

◆ 4 种工作模式

普通模式：高、低速时钟同时工作。

低速模式：只有低速时钟工作。

睡眠模式：高、低速时钟都停止工作。

绿色模式：由TC0周期性的唤醒。

◆ 3 级低电压检测（LVD）系统

复位系统，监控系统电源。

◆ 封装形式

DIP 8 pins ; SOP 8pins ; MSOP 8pins ;

DIP 14 pins ; SOP 14 pins ; MSOP 10 pins ;

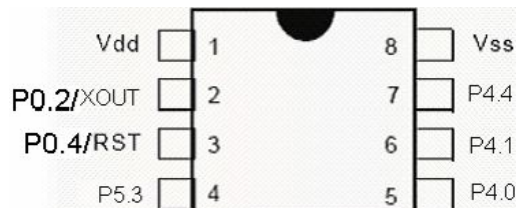
◆ 封装形式及特性选择列表

单片机型号	ROM	RAM	堆 栈	定时器		ADC	I/O	绿色 模式	PWM Buzzer	唤醒功能 引脚数目	封装形式
				T0	TC0						
HK8P162CND	1K	64	4	√	√	5+1 ch	12	√	2	5	SOP14
HK8P162CDD	1K	64	4	√	√	5+1 ch	12	√	2	5	DIP14
HK8P162CDB	1K	64	4	√	√	5+1 ch	6	√	2	5	DIP8
HK8P162CNB	1K	64	4	√	√	5+1 ch	6	√	2	5	SOP8
HK8P162CJC	1K	64	4	√	√	5+1 ch	8	√	2	5	MSOP10
HK8P162CJB	1K	64	4	√	√	5+1 ch	8	√	2	5	MSOP8

1. 2 引脚配置

VDD	1	U	14	VSS
P0.3/XIN	2		13	P4.4/AIN4
P0.2/XOUT	3		12	P4.3/AIN3
P0.4/RST/VPP	4		11	P4.2/AIN2
P5.3/BZ1/PWM1	5		10	P4.1/AIN1
P5.4/BZ0/PWM0	6		9	P4.0/AIN0/VREFH
P0.1/INT1	7		8	P0.0/INT0

HK8P162CND/ADD (SOP/DIP 14 PINS)

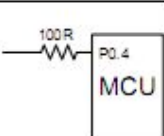


HK8P162CDB/ANB/AJB (DIP/SOP/MSOP 8 PINS)

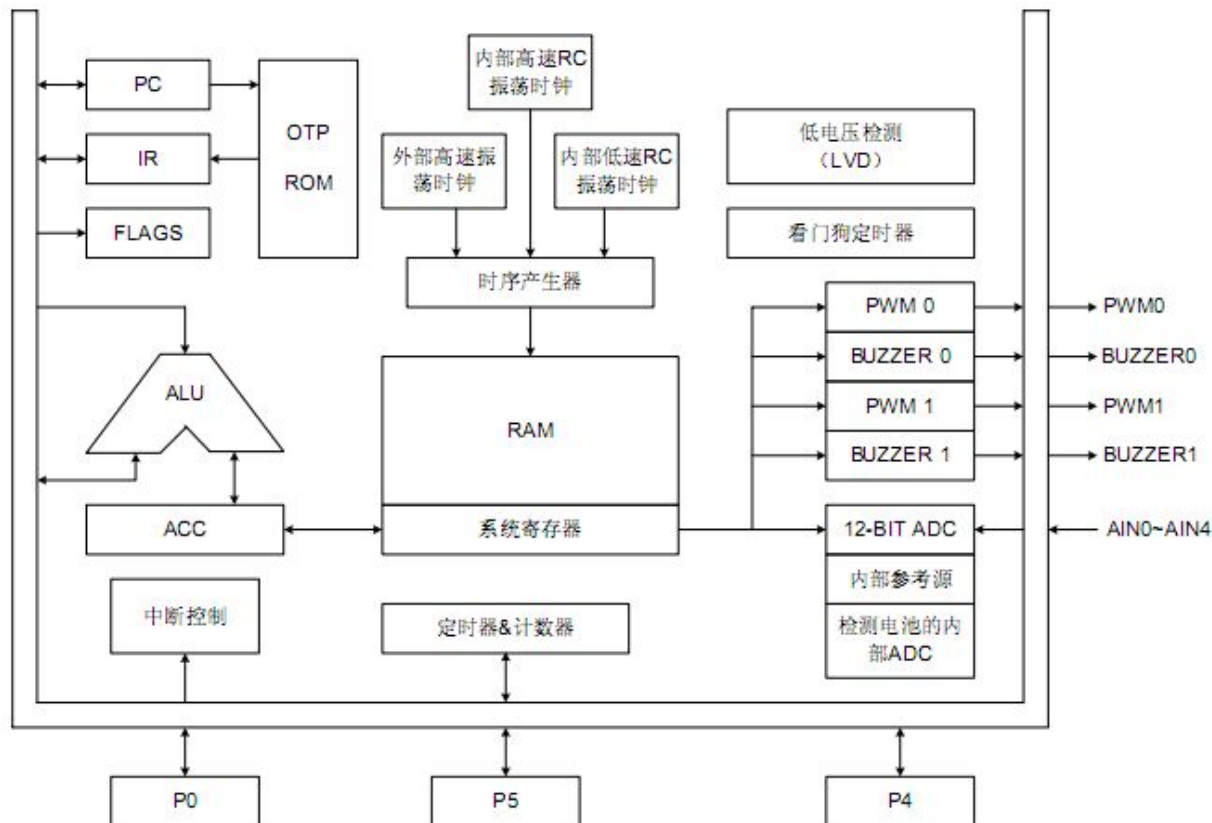
VDD	1	U	10	VSS
P0.2/XOUT	2		9	P4.4/AIN4
P0.4/RST/VPP	3		8	P4.2/AIN2
P5.3/BZ1/PWM1	4		7	P4.1/AIN1
P5.4/BZ0/PWM0	5		6	P4.0/AIN0/VREFH

HK8P162CJC-B1 (MSOP 10 PINS)

1. 3 引脚说明

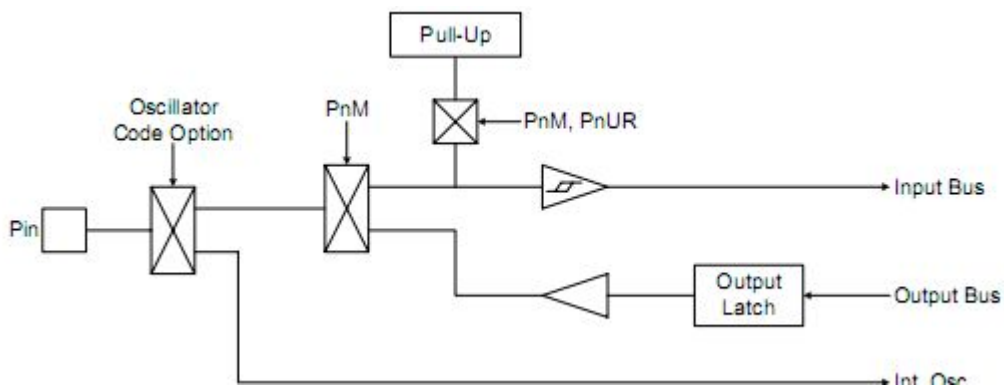
引脚名称	类型	功能说明
VDD, VSS	P	电源输入端。
P0.4/RST/VPP	I, P	P0.4: 禁止外部复位时为单向输入引脚, 施密特触发, 无内置上拉电阻, 作普通输入引脚使用时, 用户需在单片机的 P0.4 外面串接一个 100 欧姆的电阻 (如右图所示, 电阻要尽可能的靠近单片机), 具有唤醒功能 。 RST: 系统复位输入引脚, 施密特结构, 低电平触发, 通常保持高电平。 VPP: OTP 烧录引脚。 
P0.3/XIN	I/O	P0.3: 双向输入/输出引脚, 输入模式时为施密特触发, 内置上拉电阻, 具有唤醒功能。 XIN: 使能外部振荡电路 (晶体/RC 振荡电路) 时为振荡信号输入引脚。
P0.2/XOUT	I/O	P0.2: 双向输入/输出引脚, 输入模式时为施密特触发, 内置上拉电阻, 具有唤醒功能。 XOUT: 使能外部晶体振荡器时为振荡器输出引脚。
P0[1:0]/INT[1:0]	I/O	双向输入/输出引脚, 输入模式时为施密特触发, 内置上拉电阻, 具有唤醒功能。 外部中断触发引脚 (施密特触发)。 TC1/TC0 事件计数器的信号输入引脚。
P4.0/AIN0/VREFH	I/O	P4.0: 双向输入/输出引脚, 非施密特触发 , 内置上拉电阻。 AIN0: ADC 输入通道。 VREFH: ADC 参考电压的高电平输入引脚。
P4.[4:1]/AIN[4:1]	I/O	P4 [4:1]: 双向输入/输出引脚, 非施密特触发 , 内置上拉电阻。 AIN[4:1]: ADC 输入通道。
P5[4:3]/BZ[1:0]/PWM[1:0]	I/O	双向输入/输出引脚, 输入模式时为施密特触发, 内置上拉电阻。 Buzzer 输出引脚/PWM 输出引脚。

1. 4 系统结构框架图

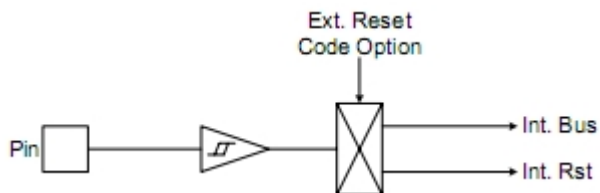


1. 5 引脚电路结构图

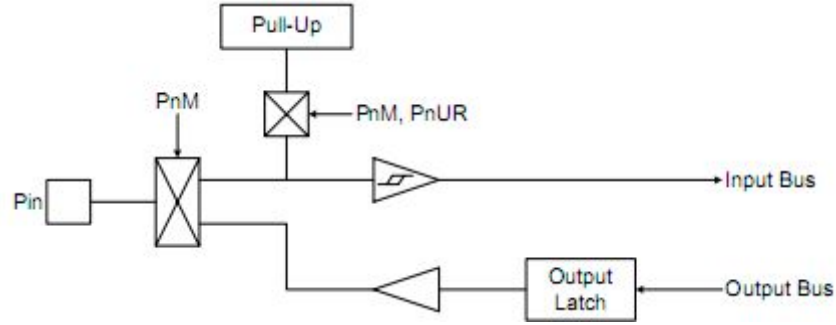
P0. 2、P0. 3:



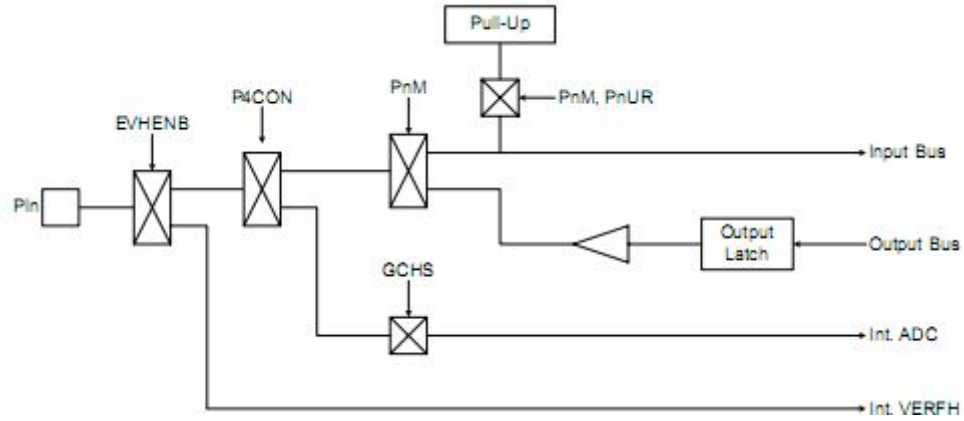
P0. 4:



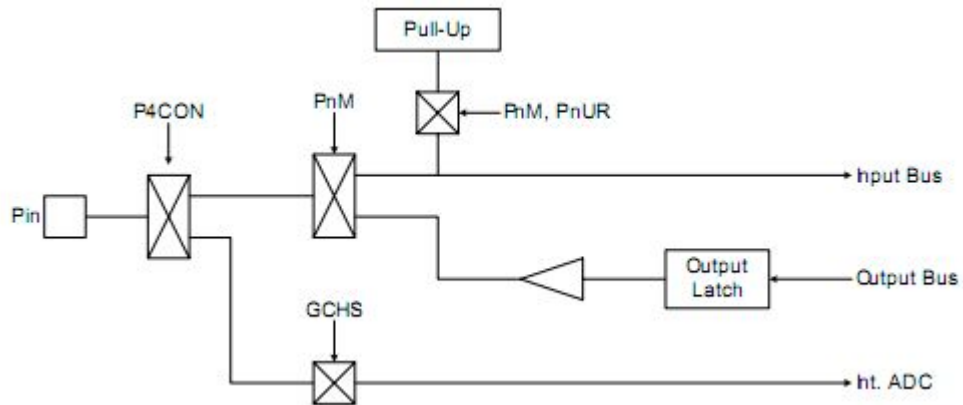
P0、5:



P4. 0:



P4:

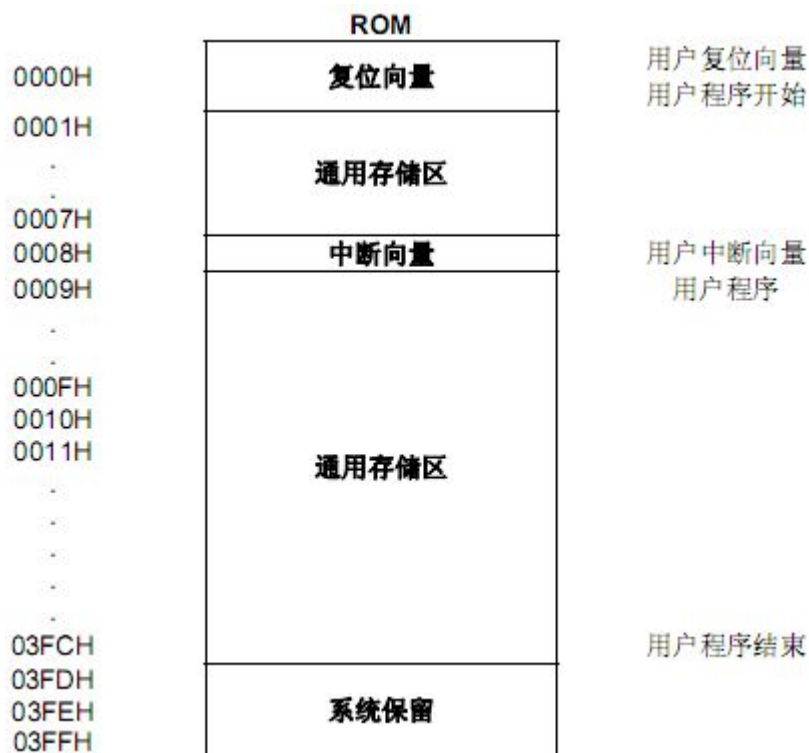


2. 中央处理器（CPU）

2. 1 存储器

2. 1. 1 程序存储器（ROM）

▼ ROM: 1K



2. 1. 1. 1 复位向量（0000H）

具有一个字长的系统复位向量（0000H）。

- ▼ 上电复位（NT0=1，NPD=0）；
- ▼ 看门狗复位（NT0=0，NPD=0）；
- ▼ 外部复位（NT0=1，NPD=1）。

发生上述任一种复位后，程序将从0000H处重新开始执行，系统寄存器也都将恢复为默认值。根据PFLAG寄存器中的NT0和NPD标志位的内容可以判断系统复位方式。

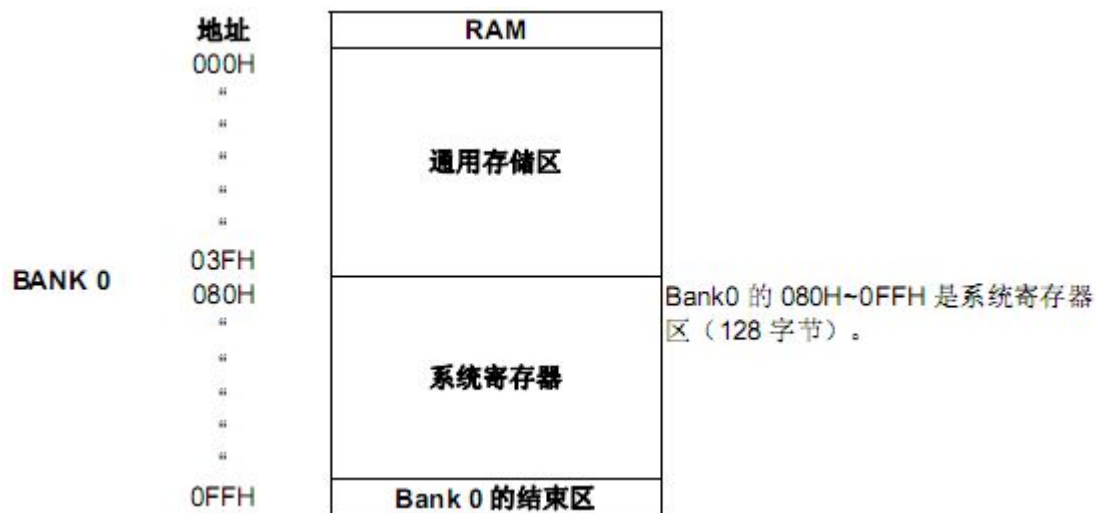
2. 1. 1. 2 中断向量（0008H）

中断向量地址为0008H。一旦有中断响应，程序计数器PC的当前值就会存入堆栈缓存器并跳转到0008H开始执

行中断服务程序。0008H 处的第一条指令必须是“JMP”或“NOP”。

2. 1. 2 数据存储器（RAM）

▼ RAM: 64 字节



2. 1. 3 系统寄存器

2. 1. 3. 1 系统寄存器表

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
8	-	-	R	Z	Y	-	PFLAG	-	-	-	-	-	-	-	-	-
9	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
A	-	-	-	-	-	-	-	-	-	-	-	-	-	-	P4CON	VREFH
B	-	ADM	ADB	ADR	-	-	-	-	P0M	-	-	-	-	-	-	PEDGE
C	-	-	-	-	P4M	P5M	-	-	INTRQ	INTEN	OSCM	-	WDTR	TC0R	PCL	PCH
D	P0	-	-	-	P4	P5	-	-	T0M	-	TC0M	TC0C	TC1M	TC1C	TC1R	STKP
E	P0UR	-	-	-	P4UR	P5UR	-	@YZ	-	-	-	-	-	-	-	-
F	-	-	-	-	-	-	-	-	STK3L	STK3H	STK2L	STK2H	STK1L	STK1H	STK0L	STK0H

2. 1. 3. 2 系统寄存器说明

PFLAG = ROM 页及特殊标志寄存器

TC1M = TC1 模式寄存器

@YZ = 间接寻址寄存器

PnM = Pn 模式控制寄存器

R = 工作寄存器和ROM 查表数据缓存器

PEDGE = P0.0 模式控制寄存器

ADR = ADC 精度选择寄存器

Pn = Pn 数据缓存器



做中国自主知识产权核心处理器
MCU/DSP/CPU芯片级大脑领导者

深圳市航顺芯片技术研发有限公司 航顺浩瀚处理器（广州）有限公司

国家高新技术企业 深圳龙华2017年八大重点签约引进企业
航顺芯片32位通用MCU之M0 M3 M4世界级超低功耗
性能超稳定 开发工具全兼容进口 软硬件全兼容进口

- | | |
|-----------------------------|---------------------|
| TC1R = 自动装载实际缓存器 | PnUR = Pn 上拉电阻控制寄存器 |
| INTRQ = 中断请求寄存器 | INTEN = 中断使能寄存器 |
| OSCM = 振荡器模式寄存器 | PCH, PCL = 程序计数器 |
| T0M = TC0/TC1 加速和TC0唤醒功能寄存器 | TC1C = TC1 计数寄存器 |
| TC0M = TC0 模式寄存器 | TC0C = TC0 计数寄存器 |
| TC0R = TC0 自动装载数据缓存器 | WDTR = 看门狗定时器清零寄存器 |
| STKP = 堆栈指针 | STK0~STK3 = 堆栈缓存器 |
| P4CON = P4配置控制寄存器 | VERFH = ADC参考电压寄存器 |
| ADM = ADC 模式寄存器 | ADB = ADC 数据缓存器 |

Y, Z = 专用寄存器, @YZ 间接寻址寄存器, ROM 寻址寄存器

2. 1. 3. 3 系统寄存器的位定义

地址	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W	备注
082H	RBIT7	RBIT6	RBIT5	RBIT4	RBIT3	RBIT2	RBIT1	RBIT0	R/W	R
083H	ZBIT7	ZBIT6	ZBIT5	ZBIT4	ZBIT3	ZBIT2	ZBIT1	ZBIT0	R/W	Z
084H	YBIT7	YBIT6	YBIT5	YBIT4	YBIT3	YBIT2	YBIT1	YBIT0	R/W	Y
086H	NT0	NPD	LVD36	LVD24	-	C	DC	Z	R/W	PFLAG
0AEH	-	-	-	P4CON4	P4CON3	P4CON2	P4CON1	P4CON0	R/W	P4CON
0AFH	EVHENB	-	-	-	-	-	VHS1	VHS2	R/W	VREFH
0B1H	ADENB	ADS	EOC	GCHS	-	CHS2	CHS1	CHS0	R/W	ADM
0B2H	ADB11	ADB10	ADB9	ADB8	ADB7	ADB6	ADB5	ADB4	R	ADB
0B3H	-	ADCKS1	-	ADCKS0	ADB3	ADB2	ADB1	ADB0	R/W	ADR
0B8H	-	-	-	-	P03M	P02M	P01M	P00M	R/W	P0M
0BFH	-	-	-	P00G1	P00G0	-	-	-	R/W	PEDGE
0C4H	-	-	-	P44M	P43M	P42M	P41M	P40M	R/W	P4M
0C5H	-	-	-	P54M	P53M	-	-	-	R/W	P5M
0C8H	ADCIRQ	TC1IRQ	TC0IRQ	-	-	-	P0IIRQ	P00IIRQ	R/W	INTRQ
0C9H	ADCIEN	TC1IEN	TC0IEN	-	-	-	P0IEN	P00IEN	R/W	INTEN
0CAH	-	-	-	CPUM1	CPUM0	CLKMD	STPHX	-	R/W	OSCM



深圳市航顺芯片技术研发有限公司 航顺浩瀚处理器（广州）有限公司

国家高新技术企业 深圳龙华2017年八大重点签约引进企业

航顺芯片32位通用MCU之M0 M3 M4世界级超低功耗

性能超稳定 开发工具全兼容进口 软硬件全兼容进口

做中国自主知识产权核心处理器
MCU/DSP/CPU芯片级大脑领导者

0CCH	WDTR7	WDTR6	WDTR5	WDTR4	WDTR3	WDTR2	WDTR1	WDTR0	W	WDTR
0CDH	TC0R7	TC0R6	TC0R5	TC0R4	TC0R3	TC0R2	TC0R1	TC0R0	W	TC0R
0CEH	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0	R/W	PCL
0CFH	-	-	-	-	-	-	PC9	PC8	R/W	PCH
0D0H	-	-	-	P04	P03	P02	P01	P00	R/W	P0
0D4H	-	-	-	P44	P43	P42	P41	P40	R/W	P4
0D5H	-	-	-	P54	P53	-	-	-	R/W	P5
0D8H	-	-	-	-	TC1×8	TC0×8	TC0GN	-	R/W	T0M
0DAH	TC0ENB	TC0rate2	TC0rate1	TC0rate0	TC0CKS	ALOAD0	TC0OUT	PWM0OUT	R/W	TC0M
0DBH	TC0C7	TC0C6	TC0C5	TC0C4	TC0C3	TC0C2	TC0C1	TC0C0	R/W	TC0C
0DCH	TC1ENB	TC1rate2	TC1rate1	TC1rate0	TC0CKS	ALOAD0	TC0OUT	PWM0OUT	R/W	TC0M
0DDH	TC1C7	TC1C6	TC1C5	TC1C4	TC1C3	TC1C2	TC1C1	TC1C0	R/W	TC1C
0DEH	TC1R7	TC1R6	TC1R5	TC1R4	TC1R3	TC1R2	TC1R1	TC1R0	W	TC1R
0DFH	GIE	-	-	-	-	STKPB2	STKPB1	STKPB0	R/W	STKP
0E0H	-	-	-	-	P03R	P02R	P01R	P00R	W	P0UR
0E4H	-	-	-	P44R	P43R	P42R	P41R	P40R	W	P4UR
0E5H	-	-	-	P54R	P53R	-	-	-	W	P5UR
0E7H	@YZ7	@YZ6	@YZ5	@YZ4	@YZ3	@YZ2	@YZ1	@YZ0	R/W	@YZ
0F8H	S3PC7	S3PC6	S3PC5	S3PC4	S3PC3	S3PC2	S3PC1	S3PC0	R/W	STK3L
0F9H	-	-	-	-	-	-	S3PC9	S3PC8	R/W	STK3H
0FAH	S2PC7	S2PC6	S2PC5	S2PC4	S2PC3	S2PC2	S2PC1	S2PC0	R/W	STK2L
0FBH	-	-	-	-	-	-	S2PC9	S2PC8	R/W	STK2H
0FCH	S1PC7	S1PC6	S1PC5	S1PC4	S1PC3	S1PC2	S1PC1	S1PC0	R/W	STK1L
0FDH	-	-	-	-	-	-	S1PC9	S1PC8	R/W	STK1H
0FEH	S0PC7	S0PC6	S0PC5	S0PC4	S0PC3	S0PC2	S0PC1	S0PC0	R/W	STK0L
0FFH	-	-	-	-	-	-	S0PC9	S0PC8	R/W	STK0H

2. 1. 3. 4 累加器

8 位数据寄存器ACC 用来执行ALU 与数据存储器之间数据的传送操作。如果操作结果为零（Z）或有进位产生

(C或DC)，程序状态寄存器PFLAG 中相应位会发生变化。

ACC 并不在 RAM 中，因此在立即寻址模式中不能用“B0MO”指令对其进行读写。

系统执行中断操作时，ACC 和PFLAG中的数据不会自动存储，用户需通过程序将中断入口处ACC 和 PFLAG中的数据送入存储器进行保存。可通过“PUSH”和“POP”指令对ACC和PFLAG等系统寄存器进行存储及恢复。

2. 1. 3. 5 程序状态寄存器PFLAG

寄存器PFLAG 中包含ALU 运算状态信息、系统复位状态信息和LVD 检测信息，其中，位NT0 和NPD 显示系统复位状态信息，包括上电复位、LVD 复位、外部复位和看门狗复位；位C、DC 和Z 显示ALU 的运算信息。位LVD24 和LVD36 显示了单片机供电电压状况。

086H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PFLAG	NT0	NPD	LVD36	LVD24	-	C	DC	Z
读/写	R/W	R/W	R	R	-	R/W	R/W	R/W
复位后	X	X	0	0	-	0	0	0

Bit [7:6] **NT0, NPD**: 复位状态标志。

NT0	NPD	复位状态
0	0	看门狗复位
0	1	保留
1	0	LVD
1	1	外部复位

Bit 5 **LVD36**: 3.6V LVD 工作电压标志，LVD 编译选项为LVD_H 时有效。

0=系统工作电压VDD 超过3.6V，低电压检测器没有工作；

1=系统工作电压VDD 低于3.6V，说明此时低电压检测器已处于监控状态。

Bit 4 **LVD24**: 2.4V LVD 工作电压标志，LVD 编译选项为LVD_M 时有效。

0=系统工作电压VDD 超过2.4V，低电压检测器没有工作；

1=系统工作电压VDD 低于2.4V，说明此时低电压检测器已处于监控状态。

Bit 2 **C**: 进位标志。

1 = 加法运算后有进位、减法运算没有借位发生或移位后移出逻辑“1”或比较运算的结果 ≥ 0 ;

0 = 加法运算后没有进位、减法运算有借位发生或移位后移出逻辑“0”或比较运算的结果 < 0 。

Bit 1 **DC**: 辅助进位标志。

1 = 加法运算时低四位有进位，或减法运算后没有向高四位借位；

0 = 加法运算时低四位没有进位，或减法运算后有向高四位借位。

Bit 0 **Z**: 零标志。

1 = 算术/逻辑/分支运算的结果为零；

0 = 算术/逻辑/分支运算的结果非零。

2. 1. 3. 6 程序计数器

程序计数器PC 是一个10 位二进制程序地址寄存器，分高2 位和低8 位。专门用来存放下一条需要执行指令的内存地址。通常，程序计数器会随程序中指令的执行自动增加。

若程序执行CALL 和JMP 指令时，PC 指向特定的地址。

	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PC	-	-	-	-	-	-	PC9	PC8	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
复位后	-	-	-	-	-	-	0	0	0	0	0	0	0	0	0	0
	PCH							PCL								

2. 1. 3. 7 Y, Z 寄存器

寄存器Y和Z都是8位缓存器，主要用途如下：

- 普通工作寄存器；
- **RAM** 数据寻址指针@YZ；
- 配合指令MOVC 对ROM 数据进行查表。

084H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Y	YBIT7	YBIT6	YBIT5	YBIT4	YBIT3	YBIT2	YBIT1	YBIT0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	X	X	X	X	X	X	X	X

083H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Z	ZBIT7	ZBIT6	ZBIT5	ZBIT4	ZBIT3	ZBIT2	ZBIT1	ZBIT0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位后	X	X	X	X	X	X	X	X
-----	---	---	---	---	---	---	---	---

▼ 例：用 **Y**、**Z** 作为数据指针，访问**bank0** 中**025H** 处的内容。

```
B0MOV    Y, #00H      ; Y 指向RAM bank 0。
B0MOV    Z, #25H      ; Z 指向25H。
B0MOV    A, @YZ       ; 数据送入ACC。
```

▼ 例：利用数据指针**@YZ** 对**RAM** 数据清零。

```
B0MOV    Y, #0        ; Y = 0, 指向bank 0。
B0MOV    Z, #7FH      ; Z = 7FH, RAM 区的最后单元。
```

CLR_YZ_BUF:

```
CLR      @YZ          ; @YZ 清零。

DECMS   Z             ;
JMP     CLR_YZ_BUF    ; 不为零。

CLR     @YZ
```

END_CLR: ;

...

2. 1. 3. 8 R 寄存器

8 位寄存器R 主要有以下两个功能：

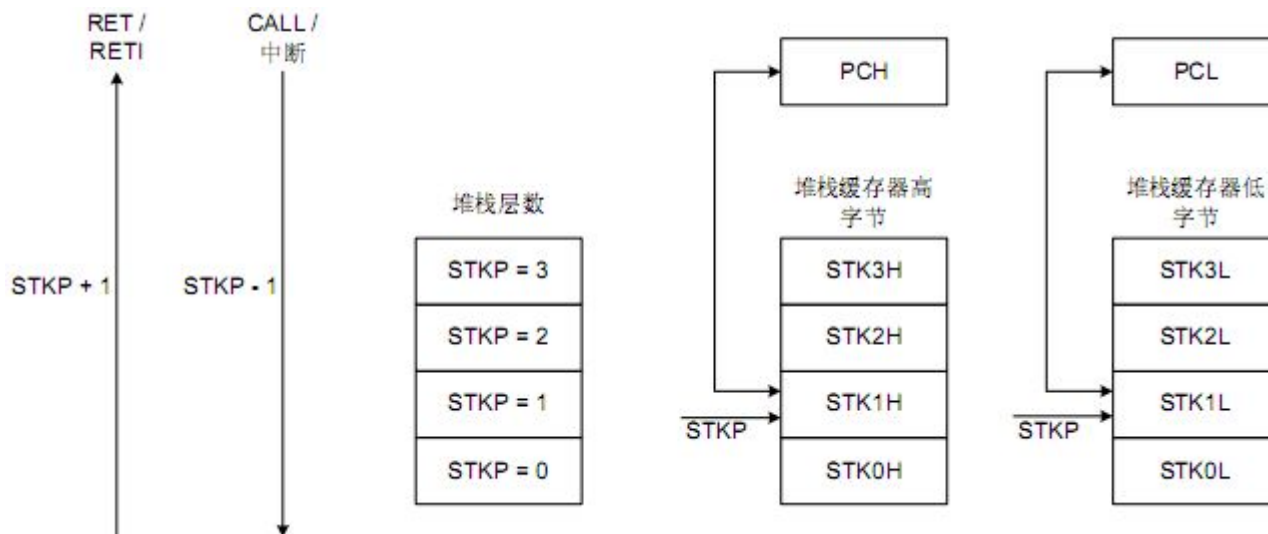
- 作为工作寄存器使用；
- 存储执行查表指令后的高字节数据。（执行MOVC 指令，指定ROM 单元的高字节数据会被存入R 寄存器而低字节数据则存入ACC。）

082H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R	RBIT7	RBIT6	RBIT5	RBIT4	RBIT3	RBIT2	RBIT1	RBIT0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	X	X	X	X	X	X	X	X

3. 堆栈

3.1 概述

HK8P162C的堆栈缓存器共 4 层，程序进入中断或执行 CALL 指令时，用来存储程序计数器 PC 的值。寄存器 STKP 为堆栈指针，STKnH 和 STKnL 分别是各堆栈缓存器的高、低字节。



3.2 堆栈寄存器

堆栈指针 STKP 是一个 3 位寄存器，存放被访问的堆栈单元地址，10 位数据存储器 STKnH 和 STKnL 用于暂存堆栈数据。以上寄存器都位于 bank 0。

使用入栈指令 PUSH 和出栈指令 POP 可对堆栈缓存器进行操作。堆栈操作遵循后进先出（LIFO）的原则，入栈时堆栈指针 STKP 的值减 1，出栈时 STKP 的值加 1，这样，STKP 总是指向堆栈缓存器顶层单元。

系统进入中断或执行 CALL 指令之前，程序计数器 PC 的值被存入堆栈缓存器中进行入栈保护。

ODFH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STKP	GIE	-	-	-	-	STKPB2	STKPB1	STKPB0
读/写	R/W	-	-	-	-	R/W	R/W	R/W
复位后	0	-	-	-	-	1	1	1

Bit[2:0] STKPBn: 堆栈指针 (n = 0 ~ 2)。

Bit 7 GIE: 全局中断控制位。

0 = 禁止;

1 = 使能。

3.3 堆栈操作举例

执行程序调用指令 CALL 和响应中断服务时，堆栈指针 STKP 的值减 1，指针指向下一个堆栈缓存器。同时，对程序计数器 PC 的内容进行入栈保护。入栈操作如下表所示：

堆栈层数	STKP			缓存器		备注
	STKPB2	STKPB1	STKPB0	高字节	低字节	
0	1	1	1	保留	保留	-
1	1	1	0	STK0H	STK0L	-
2	1	0	1	STK1H	STK1L	-
3	1	0	0	STK2H	STK2L	-
4	0	1	1	STK3H	STK3L	-
>4	0	1	0	-	-	存储器已满，错误

对应每个入栈操作，都有一个出栈操作来恢复程序计数器 PC 的值。RETI 指令用于中断服务程序中，RET 用于子程序调用。出栈时，STKP 加 1 并指向下一个空闲堆栈缓存器。堆栈恢复操作如下表所示：

堆栈层数	STKP			缓存器		备注
	STKPB2	STKPB1	STKPB0	高字节	低字节	
4	0	1	1	STK3H	STK3L	-
3	1	0	0	STK2H	STK2L	-
2	1	0	1	STK1H	STK1L	-
1	1	1	0	STK0H	STK0L	-
0	1	1	1	保留	保留	-

4. 复位

4.1 概述

HK8P162C 系列的单片机有以下几种复位方式：

- 上电复位；
- 看门狗复位；
- 掉电复位；
- 外部复位（仅在外部复位引脚处于使能状态）。

上述任一种复位发生时，所有的系统寄存器恢复默认状态，程序停止运行，同时程序计数器PC清零。复位结束后，系统从向量0000H处重新开始运行。PFLAG寄存器的NT0 和NPD 两个标志位能够给出系统复位状态的信息。用户可以编程控制NT0 和NPD，从而控制系统的运行路径。

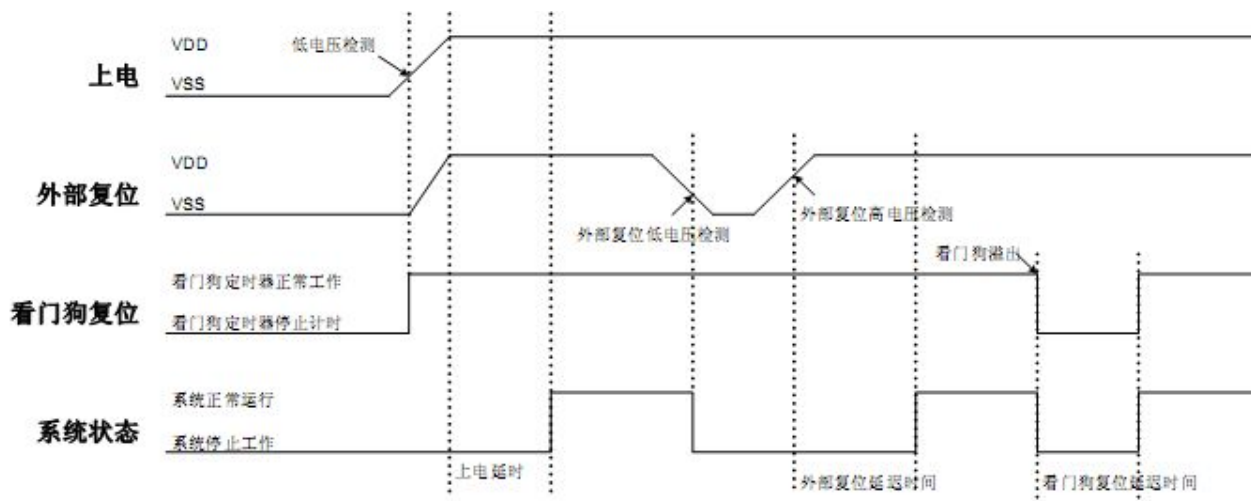
086H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PFLAG	NT0	NPD	LVD36	LVD24	-	C	DC	Z
读/写	R/W	R/W	R	R	-	R/W	R/W	R/W
复位后	X	X	0	0	-	0	0	0

Bit [7:6] NT0, NPD: 复位状态标志。

NT0	NPD	复位类型	复位条件
0	0	看门狗复位	看门狗溢出
0	1	系统保留	-
1	0	上电及LVD 复位	电源电压低于LVD 检测值
1	1	外部复位	外部复位引脚检测到低电平

任何一种复位方式都需要一定的响应时间，系统提供完善的复位流程以保证复位动作的顺利进行。对于不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同晶振的起振时间都不固定。RC 振荡器的起振时间最短，晶体振荡器的起振时间则较长。在用户使用的过程中，应考虑系统对上电复位时间的要求。

系统复位时序图如下：



4. 2 上电复位

上电复位与LVD 操作密切相关。系统上电过程呈逐渐上升的曲线形式，需要一定时间才能达到正常电平值。下面给出上电复位的正常时序：

- 上电：系统检测到电源电压上升并等待其稳定；
- 外部复位（仅限外部复位引脚使能状态）：系统检测外部复位引脚状态。如果不为高电平，系统保持复位状态直到外部复位引脚释放。
- 系统初始化：所有的系统寄存器被置为初始值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行。

4. 3 看门狗复位

看门狗复位是系统的一种保护设置。在正常状态下，由程序将看门狗定时器清零。若出错，系统处于未知状态，看门狗定时器溢出，此时系统复位。看门狗复位后，系统重启进入正常状态。看门狗复位的时序如下：

- 看门狗定时器状态：系统检测看门狗定时器是否溢出，若溢出，则系统复位；
- 系统初始化：所有的系统寄存器被置为默认状态；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行。

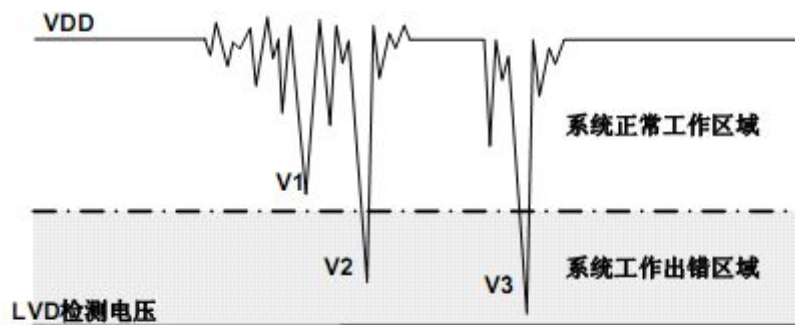
看门狗定时器应用注意事项如下：

- 对看门狗清零之前，检查I/O 口的状态和RAM 的内容可增强程序的可靠性；
- 不能在中断中对看门狗清零，否则无法侦测到主程序跑飞的情况；

- 程序中应该只在主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。

4. 4 掉电复位

掉电复位针对外部因素引起的系统电压跌落情形（例如：干扰或外部负载的变化），掉电复位可能会引起系统工作状态不正常或程序执行错误。



掉电复位示意图

电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。上图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当VDD 跌至V1 时，系统仍处于正常状态；当VDD 跌至V2 和V3 时，系统进入死区，则容易导致出错。以下情况系统可能进入死区：

DC 运用中：

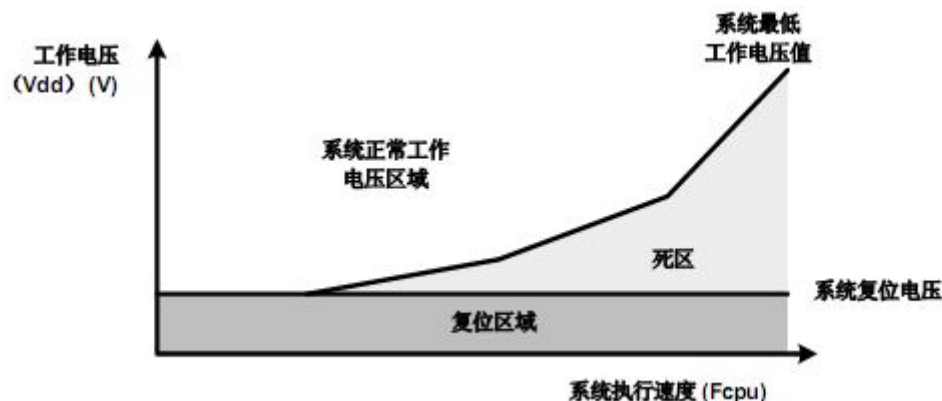
DC 运用中一般都采用电池供电，当电池电压过低或单片机驱动负载时，系统电压可能跌落并进入死区。这时，电源不会进一步下降到LVD 检测电压，因此系统维持在死区。

AC 运用中：

系统采用 AC 供电时，DC 电压值受AC 电源中的噪声影响。当外部负载过高，如驱动马达时，负载动作产生的干扰也影响到DC 电源。VDD 若由于受到干扰而跌落至最低工作电压以下时，则系统将有可能进入不稳定工作状态。在AC 运用中，系统上、下电时间都较长。其中，上电时序保护使得系统正常上电，但下电过程却和DC 运用中情形类似，AC 电源关断后，VDD 电压在缓慢下降的过程中易进入死区。

4. 4. 1系统工作电压

为了改善系统掉电复位的性能，首先必须明确系统具有的最低工作电压值。系统最低工作电压与系统执行速度有关，不同的执行速度下最低工作电压值也不同。



系统工作电压与执行速度关系图

如上图所示，系统正常工作电压区域一般高于系统复位电压，同时复位电压由低电压检测（LVD）电平决定。当系统执行速度提高时，系统最低工作电压也相应提高，但由于系统复位电压是固定的，因此在系统最低工作电压与系统复位电压之间就会出现一个电压区域，系统不能正常工作，也不会复位，这个区域即为死区。

4. 4. 2 掉电复位性能改进

如何改善系统掉电复位性能，有以下几点建议：

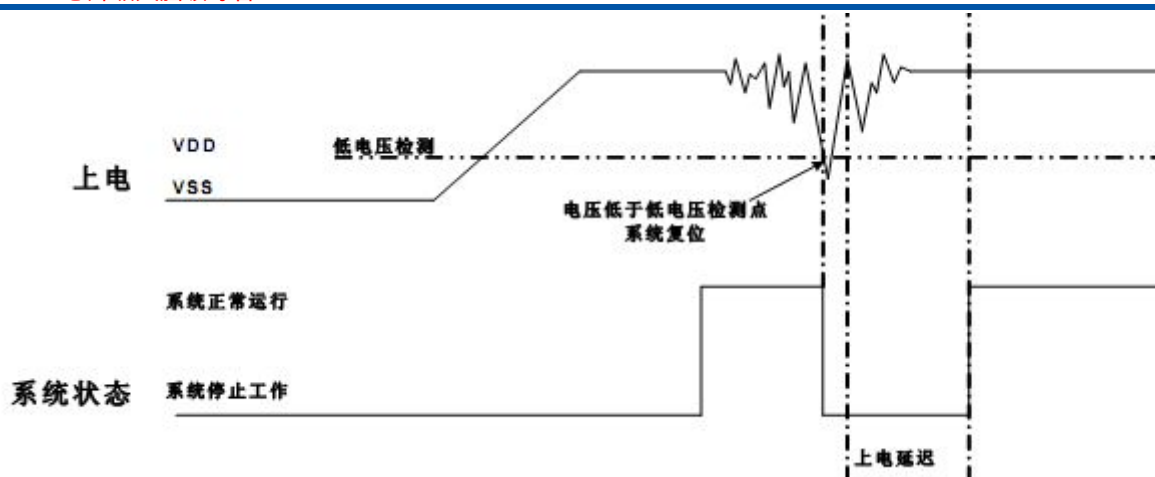
- LVD 复位；
- 看门狗复位；
- 降低系统工作速度；
- 采用外部复位电路（稳压二极管复位电路，电压偏移复位电路，外部 IC 复位电路）。

注：“稳压二极管复位电路”、“电压偏移复位电路”和“外部 IC 复位电路”能够完全避免掉电复位出错；

LVD复位：

低电压检测（LVD）是内置的掉电复位保护装置，当VDD 跌落并低于LVD 检测电压值时，LVD被触发，系统复位。不同的单片机有不同的LVD 检测电平，LVD 检测电平值仅为一个电压点，并不能覆盖所有死区范围。因此采用LVD 依赖于系统要求和环境状况。电源变化较大时，LVD 能够起到保护作用，如果电源变化触发LVD，系统工作仍出错，则LVD 就不能起到保护作用，就需要采用其它复位方法。

LVD 设计为三层结构（2.0V/2.4V/3.6V），由LVD 编译选项控制。对于上电复位和掉电复位，2.0V LVD 始终处于使能状态；2.4V LVD 具有LVD 复位功能，并能通过标志位显示VDD 状态；3.6V LVD 具有标记功能，可显示VDD 的工作状态。LVD 标志功能只是一个低电压检测装置，标志位LVD24 和LVD36 给出VDD 的电压情况。对于低电压检测应用，只需查看LVD24 和LVD36 的状态即可检测电池状况。



086H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PFLAG	NT0	NPD	LVD36	LVD24	-	C	DC	Z
读/写	R/W	R/W	R	R	-	R/W	R/W	R/W
复位后	-	-	0	0	-	0	0	0

Bit 5 LVD36: LVD 3.6V 工作电压标志, LVD 编译选项为LVD_H 时有效。

0 = 系统工作电压VDD超过3.6V, 低电压检测器没有工作;

1 = 系统工作电压VDD低于3.6V, 说明此时低电压检测器已处于监控状态。

Bit 4 LVD24: LVD 2.4V 工作电压标志, LVD 编译选项为LVD_M 时有效。

0 =系统工作电压VDD超过2.4V, 低电压检测器没有工作;

1 =系统工作电压VDD低于2.4V, 说明此时低电压检测器已处于监控状态。

LVD	LVD编译选项		
	LVD_L	LVD_M	LVD_H
2.0V 复位	有效	有效	有效
2.4V 标志	-	有效	-
2.4V 复位	-	-	有效
3.6V 标志	-	-	有效

LVD_L

如果VDD < 2.0V, 系统复位;

LVD24 和LVD36 标志位无意义。

LVD_M

如果VDD < 2.0V, 系统复位;

LVD24: 如果VDD > 2.4V, LVD24 = 0; 如果VDD <= 2.4V, LVD24=1;

LVD36 标志位无意义。

LVD_H

如果VDD < 2.4V，系统复位；

LVD36：如果VDD > 3.6V，LVD36=0；如果VDD <= 3.6V，LVD36=1；

LVD24 标志位无意义。

**注：a) LVD 复位结束后，LVD24 和LVD36 都将被清零；
b) LVD 2.4V 和 LVD3.6V 检测电平值仅作为设计参考，不能用作芯片工作电压值的精确检测。**

看门狗复位：

看门狗定时器用于保证系统正常工作。通常，会在主程序中将看门狗定时器清零，但不要在多个分支程序中清看门狗。若程序正常运行，看门狗不会复位。当系统进入死区或程序运行出错的时候，看门狗定时器继续计数直至溢出，系统复位。

如果看门狗复位后电源仍处于死区，则系统复位失败，保持复位状态，直到系统工作状态恢复到正常值。

降低系统工作速度：

系统工作速度越快最低工作电压值越高，从而加大工作死区的范围，因此降低系统工作速度不失为降低系统进入死区几率的有效措施。所以，可选择合适的工作速度以避免系统进入死区，这个方法需要调整整个程序使其满足系统要求。

附加外部复位电路：

外部复位也能够完全改善掉电复位性能。有三种外部复位方式可改善掉电复位性能：稳压二极管复位电路，电压偏移复位电路和外部IC 复位电路。它们都采用外部复位信号控制单片机可靠复位。

4. 5 外部复位

外部复位功能由编译选项“Reset_Pin”控制。将该编译选项置为“Reset”，可使能外部复位功能。外部复位引脚为施密特触发结构，低电平有效。复位引脚处于高电平时，系统正常运行。当复位引脚输入低电平信号时，系统复位。外部复位操作在上电和正常工作模式时有效。需要注意的是，在系统上电完成后，外部复位引脚必须输入高电平，否则系统将一直保持在复位状态。外部复位的时序如下：

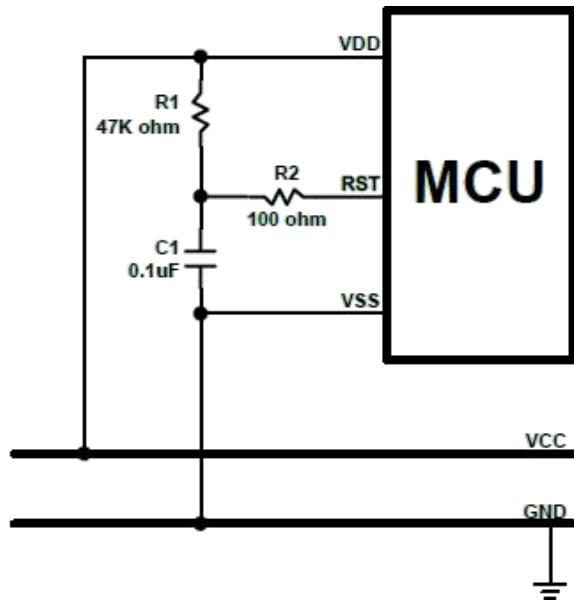
- 外部复位（当且仅当外部复位引脚为使能状态）：系统检测复位引脚的状态，如果复位引脚不为高电平，则系统会一直保持在复位状态，直到外部复位结束；
- 系统初始化：初始化所有的系统寄存器；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行。

外部复位可以在上电过程中使系统复位。良好的外部复位电路可以保护系统以免进入未知的工作状态，如AC 应

用中的掉电复位等。

4. 6 外部复位电路

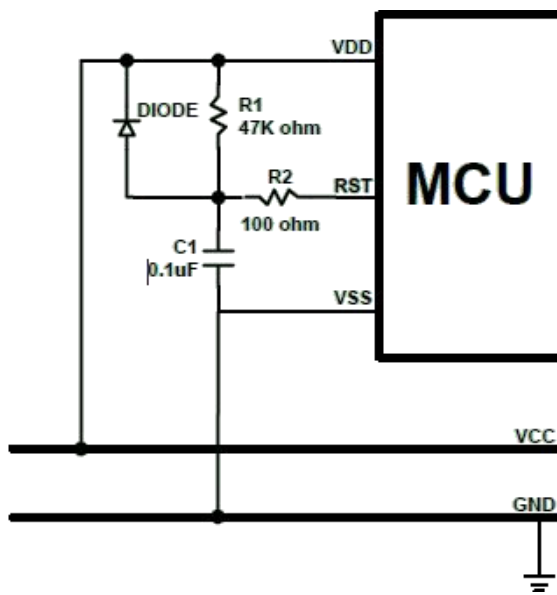
4. 6. 1 RC 复位电路



上图为一个由电阻R1 和电容C1 组成的基本RC 复位电路，它在系统上电的过程中能够为复位引脚提供一个缓慢上升的复位信号。这个复位信号的上升速度低于VDD 的上电速度，为系统提供合理的复位时序，当复位引脚检测到高电平时，系统复位结束，进入正常工作状态。

注：此RC 复位电路不能解决非正常上电和掉电复位问题。

4. 6. 2 二极管&RC 复位电路

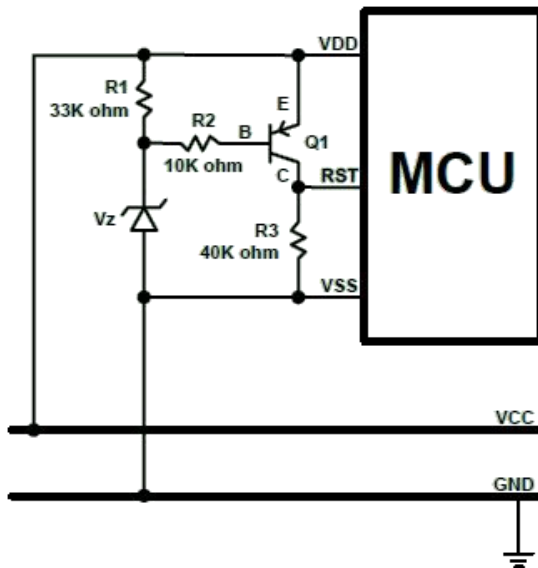


上图中，R1 和C1 同样是为复位引脚提供输入信号。对于电源异常情况，二极管正向导通使C1 快速放电并与VDD

保持一致，避免复位引脚持续高电平、系统无法正常复位。

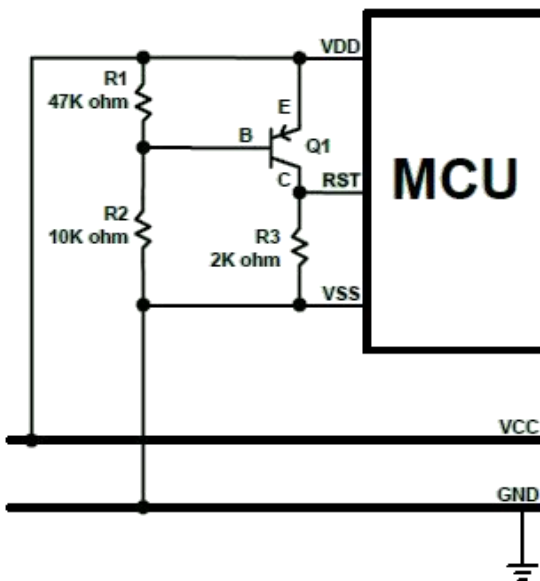
注：“基本RC 复位电路”和“二极管及RC 复位电路”中的电阻R2 都是必不可少的限流电阻，以避免复位引脚ESD（Electrostatic Discharge）或EOS（Electrical Over-stress）击穿。

4. 6. 3 稳压二极管复位电路



稳压二极管复位电路是一种简单的LVD 电路，基本上可以完全解决掉电复位问题。如上图电路中，利用稳压管的击穿电压作为电路复位检测值，当VDD 高于“ $V_z + 0.7V$ ”时，三极管集电极输出高电平，单片机正常工作；当VDD 低于“ $V_z + 0.7V$ ”时，三极管集电极输出低电平，单片机复位。稳压管规格不同则电路复位检测值不同，根据电路的要求选择合适的二极管。

4. 6. 4 电压偏置复位电路



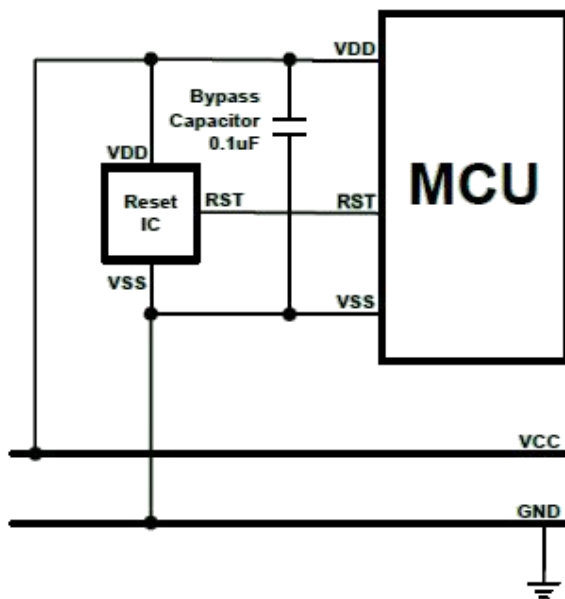
电压偏置复位电路是一种简单的LVD 电路，基本上可以完全解决掉电复位问题。与稳压二极管复位电路相比，这

种复位电路的检测电压值的精确度有所降低。电路中，R1 和R2 构成分压电路，当VDD 高于和等于分压值“ $0.7V \times (R1 + R2) / R1$ ”时，三极管集电极C 输出高电平，单片机正常工作；VDD 低于“ $0.7V \times (R1 + R2) / R1$ ”时，集电极C 输出低电平，单片机复位。

对于不同应用需求，选择适当的分压电阻。单片机复位引脚上电压的变化与VDD 电压变化之间的差值为0.7V。如果VDD 跌落并低于复位引脚复位检测值，那么系统将被复位。如果希望提升电路复位电平，可将分压电阻设置为 $R2 > R1$ ，并选择VDD 与集电极之间的结电压高于0.7V。分压电阻R1 和R2 在电路中要耗电，此处的功耗必须计入整个系统的功耗中。

注：在电源不稳定或掉电复位的情况下，“稳压二极管复位电路”和“偏压复位电路”能够保护电路在电压跌落时避免系统出错。当电压跌落至低于复位检测值时，系统将被复位。从而保证系统正常工作。

4. 6. 5 外部 IC 电路



外部复位也可以选用IC进行外部复位，但是这样一来系统成本将会增加。针对不同的应用要求选择适当的复位IC，如上图所示外部IC 复位电路，能够有效的降低电源变化对系统的影响。

5. 系统时钟

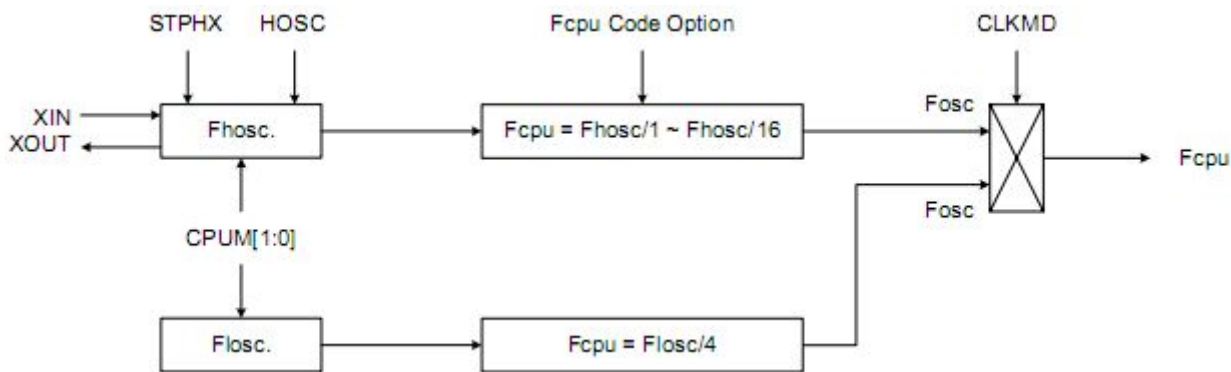
5. 1 概述

HK8P162C内带双时钟系统：高速时钟和低速时钟。高速时钟由外部晶振和内置的16MHz RC振荡电路（IHRC 16KHz）提供，低速时钟由内置的低速RC振荡电路（ILRC 16KHz @3V, 32KHz @5V）提供。两种时钟都可作为系统时钟源Fosc，系统工作在低速模式时，Fosc 4分频后作为一个指令周期。

- 普通模式(高速时钟): $F_{cpu} = F_{osc}/N$, $N = 1\sim 16$, F_{cpu} 的编译选项决定 N 的值。
- 低速模式 (低速时钟): $F_{cpu} = F_{osc}/4$ 。

在干扰较严重的运用条件下，SONiX提供的杂讯滤波器能够对外部干扰进行隔离以保护系统的正常工作。

5. 2 时间框图



- HOSC: High_Clk 编译选项。
- Fhosc: 外部高速/内部 RC 振荡器时钟频率。
- Flosc: 内部低速 RC 时钟频率（16KHz@3V, 32KHz@5V）。
- Fosc: 系统时钟频率。
- Fcpu: 指令执行频率。

5. 3 OSCM 寄存器

寄存器 OSCM 控制振荡器的状态和系统的工作模式。

0CAH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCM	-	-	-	CPUM1	CPUM0	CLKMD	STPHX	-
读/写	-	-	-	R/W	R/W	R/W	R/W	-
复位后	-	-	-	0	0	0	0	-

Bit 1 STPHX: 高速振荡器控制位。

0 = 运行; 1 = 停止。

- 内部高速 RC_16M: 当“STPHX=1”, 禁止内部高速 RC 振荡器
- RC, 4M, 12M, 32K: 当“STPHX=1”, 禁止外部振荡器

Bit 2 CLKMD: 系统时钟模式控制位。

0 = 普通（双时钟）模式，高速时钟作为系统时钟；

1 = 低速模式，低速时钟作为系统时钟。

Bit [4:3] CPUM[1:0]: CPU 工作模式控制位。

00 = 普通模式; 01 = 睡眠模式; 10 = 绿色模式; 11 = 系统保留;

5. 4 系统高速时钟

内部 16MHZ RC 振荡器和外部振荡器都可作为系统高速时钟源，由编译选项"High_Clk"控制。

High_Clk	说明
IHRC	内部 16MHz RC 振荡器作为系统时钟源，XIN 和 XOUT 引脚为通用 I/O 口。
RC	外部 RC 振荡器为系统高速时钟，XOUT 引脚为通用 I/O 口。
32K	外部 32768Hz 低速振荡器作为系统高速时钟。
12M	外部高速振荡器作为系统高速时钟，典型频率为 12MHz。
4M	外部振荡器作为系统高速时钟，典型频率为 4MHz。

5. 4. 1 内部高速 RC 振荡器

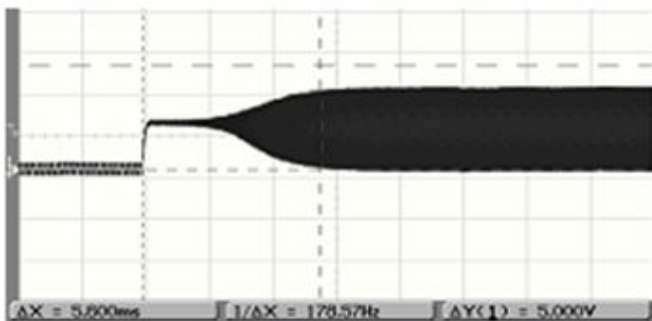
编译选项"IHRC_16M"和"IHRC_RTC"控制单片机的内置 RC 高速时钟（16MHz）。若选择"IHRC_16M", 则内置 16MHz RC 振荡器作为系统时钟源，XIN 和 XOUT 引脚作为通用 I/O 口编译选项"IHRC_16M"和"IHRC_RTC"控制单片机的内置 RC 高速时钟（16MHz）。若选择"IHRC_16M", 则内置 16MHz RC 振荡器作为系统时钟源，XIN 和 XOUT 引脚作为通用 I/O 口。

- **IHRC:** 系统高速时钟来自内置 16MHz RC 振荡器，XIN/XOUT 引脚作为普通的 I/O 引脚。

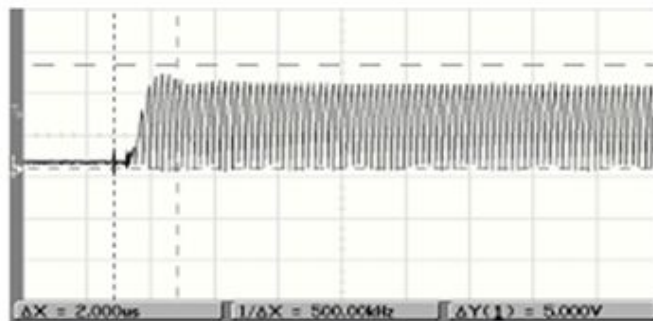
5. 4. 2 外部高速时钟

外部高速时钟共三种模式：石英/陶瓷振荡器，RC 及外部时钟源，由编译选项 High_Clk 控制具体模式的选择。石英/陶瓷振荡器和 RC 振荡器的上升时间各不相同。RC 振荡器的上升时间相对较短。振荡器上升时间与复位时间的长短密切相关。

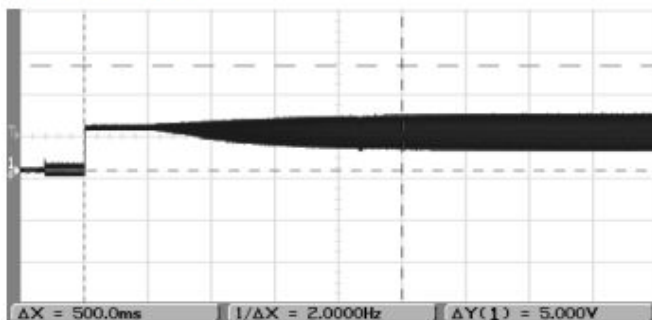
4MHz Crystal



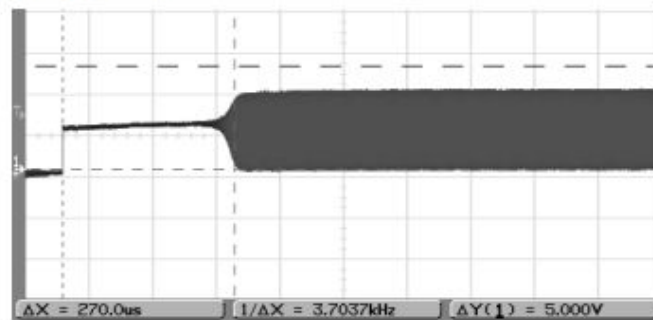
RC



32768Hz Crystal

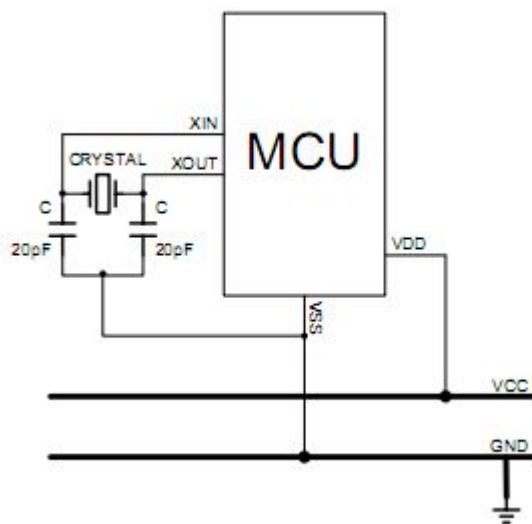


4MHz Ceramic



5. 4. 2. 1 石英/陶瓷振荡器

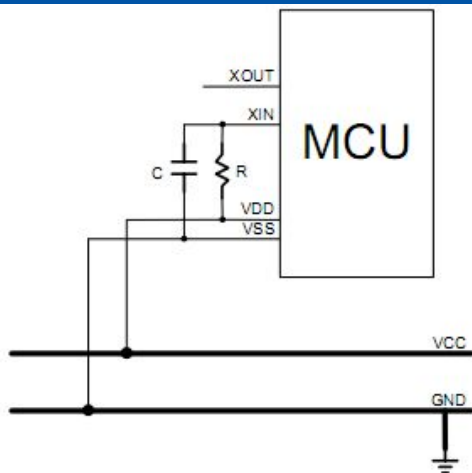
石英/陶瓷振荡器由 XIN/XOUT 口驱动，对于高速、普通和低速三种不同工作模式，振荡器的驱动电流也不同。不同的工作模式下，编译选项 High_Clk 支持不同的频率条件：12MHz、4MHz 以及 32KHz 工作频率。



* 注：上图中，XIN/XOUT/VSS 引脚与石英/陶瓷振荡器以及电容 C 之间的距离越近越好。

5. 4. 2. 2 RC 振荡器

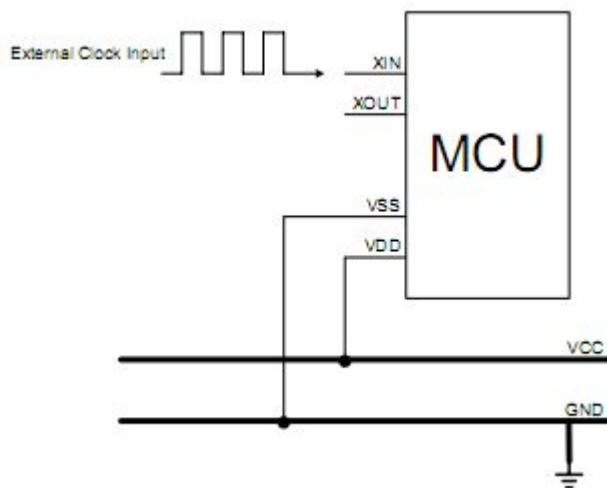
通过编译选项 High_Clk 的设置可控制 RC 振荡器的选择，RC 振荡器输出频率最高可达 10MHz。改变 R 可改变输出频率的大小，电容 C 的最佳容量为 50p~100p，引脚 XOUT 为通用 I/O 口，如下图所示：



* 注：电容 C 和电阻 R 应尽可能的接近单片机的 VDD。

5. 4. 2. 3 外部时钟源

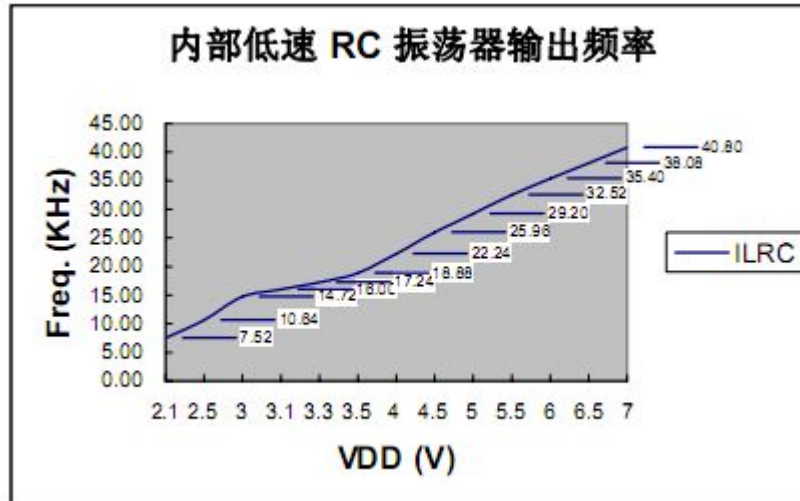
单片机可选择外部时钟信号作为系统时钟，由编译选项 High_Clk 控制，从 XIN 脚送入。



* 注：外部振荡电路中的 GND 必须尽可能的接近单片机的 VSS 端口。

5. 5 系统低速时钟

系统低速时钟即内置的低速振荡器，采用 RC 振荡电路。低速时钟的输出频率受系统电压和环境温度的影响，通常为 5V 是输出 32KHZ，3V 时输出 16KHZ。输出频率与工作电压之间的关系如下图所示。



低速时钟可以作为看门狗定时器的时钟源。由 CLKMD 控制系统低速工作模式。

- $F_{osc} =$ 内部低速 RC 振荡器 (16KHz @3V、32KHz @5V)。
- 低速模式 $F_{cpu} = F_{osc} / 4$ 。

系统工作在睡眠模式下，可以停止低速 RC 振荡器。

5. 5. 1 系统时钟测试

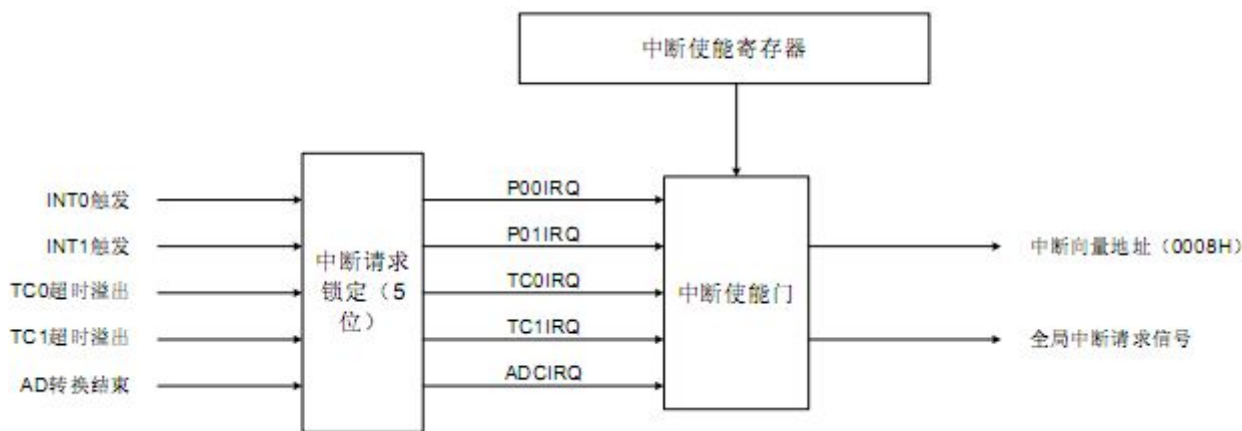
在设计过程中，用户可通过软件指令周期 F_{cpu} 对系统时钟速度进行测试。

* 注：不能直接从 XIN 引脚测试 RC 振荡频率，因为探针的连接会影响测试的准确性。

6. 中断

6.1 概述

HK8P162C 提供3个中断源：3 个内部中断（TC0/TC1/ADC）和 2 个外部中断（INT0/INT1）。外部中断可以将系统从睡眠模式中唤醒进入高速模式。在返回高速模式钱，中断请求被锁定。一旦程序进入中断，寄存器STKP 的位GIE 将被硬件自动清零以避免再次响应其它中断。系统退出中断后，硬件自动将GIE 置“1”，以响应下一个中断。中断请求存放在寄存器INTRQ 中。



注：程序响应中断时，必须开启全局中断控制位GIE。

6.2 中断使能寄存器 INTEN

中断使能寄存器INTEN 包括所有中断的使能控制位。INTEN 的有效位被置为“1”则系统进入了该中断服务程序，程序计数器入栈，程序转至0008H 即中断程序。程序运行到指令RETI 时，中断结束，系统退出中断服务。

0C9H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTEN	ADCIEN	TC1IEN	TC0IEN	-	-	-	P01IEN	P00IEN
读/写	R/W	R/W	R/W	-	-	-	R/W	R/W
复位后	0	0	0	-	-	-	0	0

Bit 0 **P00IEN**: P0.0 外部中断（INT0）控制位。

0 = 无效；

1 = 有效。

Bit 1 **P01IEN**: P0.1 外部中断（INT1）控制位。

0 = 无效；

1 = 有效。

Bit 5 **TC0IEN**: TC0 中断控制位。

0 = 无效;

1 = 有效。

Bit 6 **TC1IEN**: TC1 中断控制位。

0 = 无效;

1 = 有效。

Bit 7 **ADCIEN**: ADC 中断控制位。

0 = 无效;

1 = 有效。

6. 3 中断请求寄存器 INTRQ

中断请求寄存器INTRQ 中存放各中断请求标志。一旦有中断请求发生，INTRQ 中的相应位将被置“1”，该请求被响应后，程序应将该标志位清零。根据INTRQ 的状态，程序判断是否有中断发生，并执行相应的中断服务。

0C8H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTRQ	ADCIRQ	TC1IRQ	TC0IRQ	-	-	-	P01IRQ	P00IRQ
读/写	R/W	R/W	R/W	-	-	-	R/W	R/W
复位后	0	0	0	-	-	-	0	0

Bit 0 **P00IRQ**: P0.0 中断 (INT0) 请求标志。

0 = INT0 无中断请求;

1 = INT0 有中断请求。

Bit 5 **TC0IRQ**: TC0 中断请求标志。

0 = TC0 无中断请求;

1 = TC0 有中断请求。

Bit 6 **TC1IRQ**: TC1 中断请求标志。

0 = TC1 无中断请求;

1 = TC1 有中断请求。

Bit 7 **TC0IRQ**: ADC 中断请求标志。

0 = ADC 无中断请求;

1 = ADC 有中断请求。

6. 4 全局中断 GIE

只有当全局中断控制位GIE 置“1”的时候程序才能响应中断请求。一旦有中断发生，程序计数器（PC）指向中断向量地址（ORG8），堆栈层数加1。

ODFH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STKP	GIE	-	-	-	-	STKPB2	STKPB1	STKPB0
读/写	R/W	-	-	-	-	R/W	R/W	R/W
复位后	0	-	-	-	-	1	1	1

Bit 7 GIE: 全局中断控制位。

0 = 禁止全局中断;

1 = 使能全局中断。

▼ 例：设置全局中断控制位（GIE）。

BOBSET FGIE ; 使能GIE。

注：在所有中断中，GIE 都必须处于使能状态。

6. 5 PUSH, POP

有中断请求发生并被响应后，程序转至0008H 执行中断子程序。在响应中断之前，必须保存ACC 和PFLAG 的内容。芯片提供PUSH 和POP 指令进行入栈保护和出栈恢复，从而避免中断结束后可能的程序运行错误。

注：PUSH、POP 指令仅对ACC和PFLAG做中断保护，而不包括NT0、NPD。PUSH/POP 缓存器是唯一的且仅有的一层。

6. 6 INT0（P0.0）中断

INT0 被触发，则无论P00IEN 处于何种状态，P00IRQ 都会被置“1”。如果P00IRQ=1 且P00IEN=1，系统响应中断；如果P00IRQ=1 而P00IEN=0，系统并不会执行中断服务。在处理多中断时尤其需要注意。

如果中断的触发方向和唤醒功能的触发方向是一样的，则在系统由P0.0从睡眠模式和绿色模式唤醒时，INT0的中断请求(INT0IRQ)就会被锁定。系统会在唤醒后马上进入中断向量地址执行中断服务程序。

**注：INT0 的中断请求被 P0.0 的唤醒触发功能锁定。
P0.0 的中断触发边沿由PEDGE 控制。**

0BFH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PEDGE	-	-	-	P00G1	P00G0	-	-	-
读/写	-	-	-	R/W	R/W	-	-	-
复位后	-	-	-	1	0	-	-	-

Bit[4:3] P00G[1:0]: P0.0 中断触发控制位。

00 = 保留;

01 = 上升沿触发;

10 = 下降沿触发;

11 = 上升/下降沿触发（电平触发）。

6.7 INT1 (P0.1) 中断

INT1 被触发，则无论P01IEN 处于何种状态，P01IRQ 都会被置“1”。如果P01IRQ=1 且P01IEN=1，系统响应应该中断；如果P01IRQ=1 而P01IEN=0，系统并不会执行中断服务。在处理多中断时尤其需要注意。

如果中断的触发方向和唤醒功能的触发方向是一样的，则在系统由P0.1从睡眠模式和绿色模式唤醒时，INT1的中断请求(INT1IRQ)就会被锁定。系统会在唤醒后马上进入中断向量地址执行中断服务程序。

**注：INT1 的中断请求被 P0.1 的唤醒触发功能锁定。
P0.1 的中断由下降沿触发。**

6.8 TC0 中断

TC0C 溢出时，无论TC0IEN 处于何种状态，TC0IRQ 都会置“1”。若TC0IEN 和TC0IRQ 都置“1”，系统就会响应TC0 的中断；若TC0IEN = 0，则无论TC0IRQ 是否置“1”，系统都不会响应TC0 中断。

6.9 TC1 中断

TC1C 溢出时，无论TC1IEN 处于何种状态，TC1IRQ 都会置“1”。若TC1IEN 和TC1IRQ 都置“1”，系统就会响应TC1 的中断；若TC1IEN = 0，则无论TC1IRQ 是否置“1”，系统都不会响应TC0 中断。

6.10 ADC 中断

当ADC转换完成后，无论ADCIEN是否使能，ADCIQR都会置“1”。若ADCIEN 和ADCIQR 都置“1”，那么系统就会响应ADC中断；若ADCIEN = 0，则无论ADCIQR 是否置“1”，系统都不会进入ADC中断。

6.11 多中断操作

在同一时刻，系统中可能出现多个中断请求。此时，用户必须根据系统的要求对各中断进行优先权的设置。中断请求标志IRQ 由中断事件触发，当IRQ 处于有效值“1”时，系统并不一定会响应该中断。各中断触发事件如下表所示：

中断	有效触发
P00IRQ	由PEDGE 控制
P01IRQ	下降沿触发



深圳市航顺芯片技术研发有限公司 航顺浩瀚处理器（广州）有限公司

做中国自主知识产权核心处理器
MCU/DSP/CPU芯片级大脑领导者

国家高新技术企业 深圳龙华2017年八大重点签约引进企业
航顺芯片32位通用MCU之M0 M3 M4世界级超低功耗
性能超稳定 开发工具全兼容进口 软硬件全兼容进口

TC0IRQ	TC0C 溢出
TC1IRQ	TC1C 溢出
ADCIRQ	AD转换完成

多个中断同时发生时，需要注意的是：首先，必须预先设定好各中断的优先权；其次，利用IEN 和IRQ 控制系统是否响应该中断。在程序中，必须对中断控制位和中断请求标志进行检测。

7. I/O 口

7.1 I/O 口模式

寄存器PnM控制I/O口德工作模式。

0B8H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P0M	-	-	-	-	P03M	P02M	P01M	P00M
读/写	-	-	-	-	R/M	R/M	R/M	R/M
复位后	-	-	-	-	0	0	0	0

0C4H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P4M	-	-	-	P44M	P43M	P42M	P41M	P40M
读/写	-	-	-	R/M	R/M	R/M	R/M	R/M
复位后	-	-	-	0	0	0	0	0

0C5H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5M	-	-	-	P54M	P53M	-	-	-
读/写	-	-	-	R/M	R/M	-	-	-
复位后	-	-	-	0	0	-	-	-

Bit[7:0] PnM[7:0]: Pn 模式控制位 (n = 0~5)。

0 = 输入模式;

1 = 输出模式

*** 注:**

1. 用户可以用位操作指令 (B0BSET, B0BCLR) 对 I/O 口进行操作;
2. P0.4 是单向输入引脚, P0.4M = 1。

7.2 I/O 上拉电阻寄存器

0E0H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P0UR	-	-	-	-	P03R	P02R	P01R	P00R
读/写	-	-	-	-	W	W	W	W
复位后	-	-	-	-	0	0	0	0

0E4H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P0UR	-	-	-	P44R	P43R	P42R	P41R	P40R
读/写	-	-	-	W	W	W	W	W
复位后	-	-	-	0	0	0	0	0

0E5H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P0UR	-	-	-	P54R	P53R	-	-	-
读/写	-	-	-	W	W	-	-	-
复位后	-	-	-	0	0	-	-	-

* 注：P0.4 是单向输入引脚，无上拉电阻，因此 P0UR.4 始终为“1”。

7.3 I/O 口数据寄存器

0D0H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P0	-	-	-	P04	P03	P02	P01	P00
读/写	-	-	-	R	R/W	R/W	R/W	R/W
复位后	-	-	-	0	0	0	0	0

0D4H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P4	-	-	-	P44	P43	P42	P41	P40
读/写	-	-	-	R/W	R/W	R/W	R/W	R/W
复位后	-	-	-	0	0	0	0	0

0D5H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5	-	-	-	P54	P53	-	-	-
读/写	-	-	-	R/W	R/W	-	-	-
复位后	-	-	-	0	0	-	-	-

* 注：使能外部复位时，P04 的值保持为“1”。

7.4 P4 口 ADC 共用引脚

P4口和ADC的输入共用，非施密特触发。同一时间只能设置 P4 口的一个引脚作为 ADC 的测量信号输入（通过 ADM 寄存器来设置），其它引脚则作为普通 I/O 使用。具体应用中，当输入一个模拟信号到 CMOS 结构端口，尤其当模拟信号为 $1/2 V_{DD}$ 时，将可能产生额外的漏电流。同样，当 P4 口外接多个模拟信号时，也会产生额外的漏电流。在睡眠模式下，上述漏电流会严重影响到系统的整体功耗。P4CON 为 P4 口的配置寄存器。将 P4CON[7:0] 置“1”，其对应的 P4 口将被设置为纯模拟信号输入口，从而避免上述漏电流的情况。

0AEH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P4CON	-	-	-	P4CON4	P4CON3	P4CON2	P4CON1	P4CON0
读/写	-	-	-	R/W	R/W	R/W	R/W	R/W
复位后	-	-	-	0	0	0	0	0

Bit[4:0] P4CON[4:0]: P4.n 控制位。

0 = P4.n 作为模拟信号输入或普通 I/O 引脚；

1 = P4.n 作为仅作模拟信号输入引脚。



深圳市航顺芯片技术研发有限公司 航顺浩瀚处理器（广州）有限公司

做中国自主知识产权核心处理器
MCU/DSP/CPU芯片级大脑领导者

国家高新技术企业 深圳龙华2017年八大重点签约引进企业
航顺芯片32位通用MCU之M0 M3 M4世界级超低功耗
性能超稳定 开发工具全兼容进口 软硬件全兼容进口

*** 注：当 P4.n 作为普通 I/O 口而不是 ADC 输入引脚时，P4CON.n 必须置为 0，否则 P4.n 的普通 I/O 信号会被隔离开来。**

P4 的 ADC 模拟输入由寄存器 ADM 的 GCHS 和 CHSn 位控制，若 GCHS = 0，P4.n 为普通的 I/O 引脚，若 GCHS = 1，CHSn 所对应的 P4.n 用作 ADC 模拟信号输入引脚。

0B1H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADM	ADENB	ADS	EOC	GCHS	-	CHS2	CHS1	CHS0
读/写	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
复位后	0	0	0	0	-	0	0	0

Bit4 GCHS: ADC 输入通道控制位。

0 = 禁止 AIN 通道；

1 = 开启 AIN 通道。

Bit[2:0] CHS[2:0]: ADC 输入通道选择位。

000 = AIN0; 001 = AIN1; 010 = AIN2; 011 = AIN3; 100 = AIN4; 101 = AIN5。

*** 注：在设置 P4.n 为普通的 I/O 引脚时，必须保证 P4.n 的 ADC 功能已经被禁止。否则当 GCHS = 1 时，CHS[2:0]所指向的 P4.n 会被自动设为 ADC 输入引脚。**

P4.0 可作为普通的 I/O 引脚，ADC 输入（AIN0）和 ADC 外部参考电压的高电平输入端。VERFH 寄存器的 EVHENB 位是 ADC 的外部参考电压的高电平输入控制位。若使能 EVHENB，P4.0 的普通 I/O 功能和 ADC 输入（AIN0）功能被禁止。P4.0 和 ADC 的参考电压输入端直接相连。

*** 注：若想使能 P4.0 的普通 I/O 功能和 AIN0 功能，必须将 EVHENB 设置为“0”。**

0AFH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
VREFH	EVHENB	-	-	-	-	-	VHS1	VHS0
读/写	R/W	-	-	-	-	-	R/W	R/W
复位后	0	-	-	-	-	-	0	0

Bit 7 EVHENB: ADC 外部参考电压的高电平输入控制位。

0 = 禁止 ADC 参考电压的高电平输入；

1 = 允许 ADC 参考电压的高电平输入。

8. 定时器

8.1 看门狗定时器

看门狗定时器 WDT 是一个 4 位二进制计数器，用于监控程序的正常执行。如果由于干扰，程序进入了未知状态，看门狗定时器溢出，系统复位。看门狗的工作模式由编译选项控制，其时钟源由内部低速 RC 振荡器（16KHz @3V，32KHz @5V）提供。

看门狗溢出时间 = 8192 / 内部低速振荡器周期 (sec)

VDD	内部低速 RC Freq.	看门狗溢出时间
3V	16KHz	512ms
5V	32KHz	256ms

* 注：如果看门狗被置为“Always_On”模式，那么看门狗在睡眠模式和绿色模式下仍然运行。

看门狗清零的方法是对看门狗计数器清零寄存器 WDTR 写入清零控制字 5AH。

OCCH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTR	WDTR7	WDTR6	WDTR5	WDTR4	WDTR3	WDTR2	WDTR1	WDTR0
读/写	W	W	W	W	W	W	W	W
复位后	0	0	0	0	0	0	0	0

看门狗定时器应用注意事项如下：

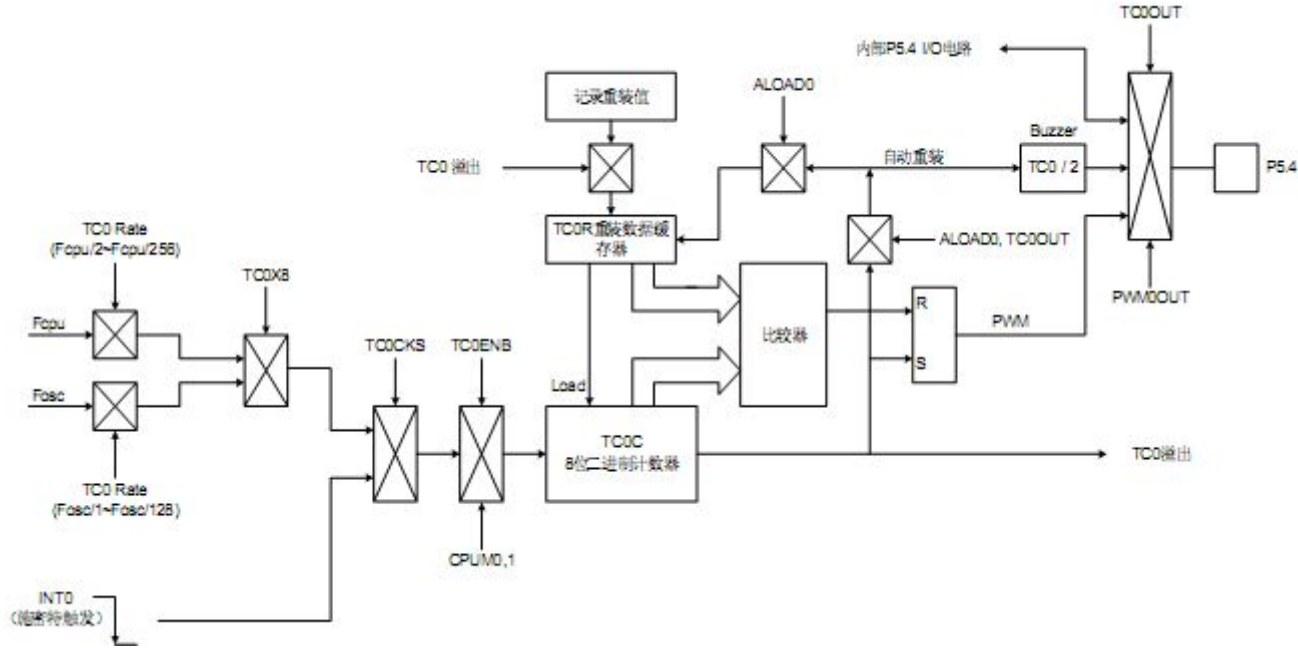
- 对看门狗清零之前，检查 I/O 口的状态和 RAM 的内容可增强程序的可靠性；
- 不能在中断中对看门狗清零，否则无法侦测到主程序跑飞的状态；
- 程序中应该只在主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。

8.2 定时/计数器 TC0

8.2.1 概述

定时/计数器 TC0 具有双时钟源，可根据实际需要选择内部时钟或外部时钟作为计时标准。其中，内部时钟源来自 Fcpu 或 Fosc (Fosc 由 TC0X8 标志控制)。外部时钟源 INT0 从 P0.0 端输入（下降沿触发）。寄存器 TC0M 控制 TC0 时钟源的选择。当 TC0 从 0FFH 溢出到 00H 时，TC0 在继续计数的同时产生一个溢出信号，触发 TC0 中断请求。在 PWM 模式，TC0 的溢出时间由寄存器 ALOAD0 和 TC0OUT 位控制。TC0 的主要功能如下：

- 8 位可编程定时器：根据选择的时钟频率信号，产生周期中断；
- 外部事件计数器：对外部事件计数；
- 绿色模式唤醒功能：TC0 可以将系统从绿色模式下唤醒；
- Buzzer 输出；
- PWM 输出。



8. 2. 2 TC0M 模式寄存器

0DAH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC0M	TC0ENB	TC0rate2	TC0rate1	TC0rate0	TC0CKS	ALOAD0	TC0OUT	PWM0OUT
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

- Bit 0 PWM0OUT: PWM 输出控制。
0 = 禁止 PWM 输出;
1 = 使能 PWM 输出, PWM 输出占空比由 T0OUT 和 ALOAD0 控制。
- Bit 1 TC0OUT: TC0 溢出信号输出控制位。仅当 PWM0OUT = 0 时有效。
0 = 禁止, P5.4 作为输入/输出口;
1 = 允许, P5.4 输出 TC0OUT 信号。
- Bit 2 ALOAD0: 自动装载控制位。仅当 PWM0OUT = 0 时有效。
0 = 禁止 TC0 自动重装;
1 = 允许 TC0 自动重装。
- Bit 3 TC0CKS: TC0 时钟信号控制位。
0 = 内部时钟 (Fcpu 或 Fosc) ;
1 = 外部时钟, 由 P0.0/INT0 输入。
- Bit [6:4] TC0RATE[2:0]: TC0 分频选择位。

TC0RATE [2:0]	TC0X8 = 0	TC0X8 = 1
000	Fcpu / 256	Fosc / 128
001	Fcpu / 128	Fosc / 64
010	Fcpu / 64	Fosc / 32
011	Fcpu / 32	Fosc / 16
100	Fcpu / 16	Fosc / 8
101	Fcpu / 8	Fosc / 4
110	Fcpu / 4	Fosc / 2
111	Fcpu / 2	Fosc / 1

Bit 7 TC0ENB: TC0 启动控制位。

0 = 关闭;

1 = 开启。

* 注: 若 TC0CKS=1, 则 TC0 用作外部事件计数器, 此时不需要考虑 TC0RATE 的设置, P0.0 口无中断信号 (P00IRQ=0)。

8. 2. 3 TC1X8, TC0X8, TC0GN 标志

0D8H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TOM	-	-	-	-	TC1X8	TC0X8	TC0GN	-
读/写	-	-	-	-	R/W	R/W	R/W	-
复位后	-	-	-	-	0	0	0	-

Bit1 TC0GN: TC0 绿色模式唤醒功能控制位。

0 = 禁止 TC0 的唤醒功能;

1 = 允许 TC0 的唤醒功能。

Bit2 TC0X8: TC0 内部时钟选择控制位。

0 = TC0 内部时钟来自 Fcpu, TC0RATE = Fcpu/2~Fcpu/256;

1 = TC0 内部时钟来自 Fosc, TC0RATE = Fosc/1~Fosc/128。

Bit3 TC1X8: TC1 内部时钟选择控制位。

0 = TC1 内部时钟来自 Fcpu, TC0RATE = Fcpu/2~Fcpu/256;

1 = TC1 内部时钟来自 Fosc, TC0RATE = Fosc/1~Fosc/128。

* 注: TC0CKS = 1 时, TC0X8 和 TC0RATE 可以忽略不计。

8. 2. 4 TC0C 计数寄存器

TC0C 控制 TC0 的时间间隔。

0DBH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC0C	TC0C7	TC0C6	TC0C5	TC0C4	TC0C3	TC0C2	TC0C1	TC0C0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

TC0C 初始值计算公式如下:

$$\text{TC0C 初始值} = N - (\text{TC0 中断间隔时间} * \text{输入时钟})$$

N 为 TC0 二进制计数范围。各模式下参数的设定如下表所示:

TC0CKS	TC0X8	PWM0	ALOAD0	TC0OUT	N	TC0C 有效值	TC0C 二进制计数范围	备注
0	0 (Fcpu/2~ Fcpu/256)	0	x	x	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	0	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	1	64	00H~3FH	xx000000b~xx111111b	每计数 64 次溢出
		1	1	0	32	00H~1FH	xxx00000b~xxx11111b	每计数 32 次溢出
		1	1	1	16	00H~0FH	xxxx0000b~xxxx1111b	每计数 16 次溢出
	1 (Fosc/1~ Fosc/128)	0	x	x	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	0	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	1	64	00H~3FH	xx000000b~xx111111b	每计数 64 次溢出
		1	1	0	32	00H~1FH	xxx00000b~xxx11111b	每计数 32 次溢出
		1	1	1	16	00H~0FH	xxxx0000b~xxxx1111b	每计数 16 次溢出
1	-	-	-	-	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出

TC0 中断时间对应表 (TC0X8 = 0)

TC0RATE	TC0CLOCK	高速模式(fcpu = 4MHz / 4)		低速模式(fcpu = 32768Hz / 4)	
		最大溢出间隔时间	单步间隔时间 = max/256	最大溢出间隔时间	单步间隔时间 = max/256
000	Fcpu/256	65.536 ms	256 us	8000 ms	31250 us
001	Fcpu/128	32.768 ms	128 us	4000 ms	15625 us
010	Fcpu/64	16.384 ms	64 us	2000 ms	7812.5 us
011	Fcpu/32	8.192 ms	32 us	1000 ms	3906.25 us
100	Fcpu/16	4.096 ms	16 us	500 ms	1953.125 us
101	Fcpu/8	2.048 ms	8 us	250 ms	976.563 us
110	Fcpu/4	1.024 ms	4 us	125 ms	488.281 us
111	Fcpu/2	0.512 ms	2 us	62.5 ms	244.141 us

TC0X8 = 1

TC0RATE	TC0CLOCK	高速模式(fcpu = 4MHz / 4)		低速模式(fcpu = 32768Hz / 4)	
		最大溢出间隔时间	单步间隔时间 = max/256	最大溢出间隔时间	单步间隔时间 = max/256
000	Fosc/128	8.192 ms	32 us	1000 ms	7812.5 us
001	Fosc/64	4.096 ms	16 us	500 ms	3906.25 us
010	Fosc/32	2.048 ms	8 us	250 ms	1953.125 us
011	Fosc/16	1.024 ms	4 us	125 ms	976.563 us
100	Fosc/8	0.512 ms	2 us	62.5 ms	488.281 us
101	Fosc/4	0.256 ms	1 us	31.25 ms	244.141 us
110	Fosc/2	0.128 ms	0.5 us	15.625 ms	122.07 us
111	Fosc/1	0.064 ms	0.25 us	7.813 ms	61.035 us

8. 2. 5 TC0R 自动装载寄存器

TC0 的自动重装功能由 TC0M 的 ALOAD0 位控制。当 TC0C 溢出时，TC0R 的值自动装入 TC0C 中。这样，用户使用的过程中就不需要在中断中复位 TC0C。

TC0 为双重缓存器结构。若程序对 TC0R 进行了修改，那么修改后的 TC0R 值首先被暂存在 TC0R 的第一个缓存器中，TC0 溢出后，TC0R 的新值就会被存入 TC0R 缓存器中，从而避免 TC0 中断时间出错以及 PWM 和蜂鸣器误动作。

*** 注：在 PWM 模式下，系统自动开启重装功能，ALOAD0 用于控制溢出范围。**

OCDH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC0R	TC0R7	TC0R6	TC0R5	TC0R4	TC0R3	TC0R2	TC0R1	TC0R0
读/写	W	W	W	W	W	W	W	W
复位后	0	0	0	0	0	0	0	0

TC0R 初始值计算公式如下：

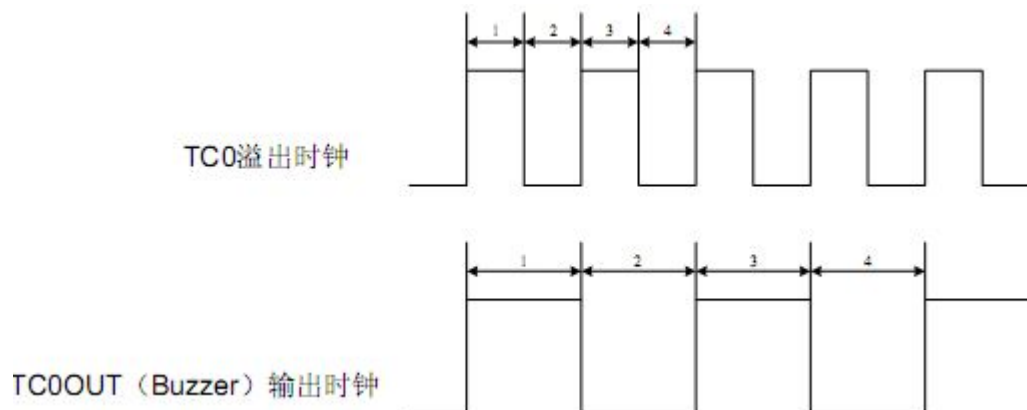
$$TC0R \text{ 初始值} = N - (TC0 \text{ 中断间隔时间} * \text{输入时钟})$$

N 是 TC0 最大溢出值。TC0 的溢出时间和有效值见下表：

TC0CKS	TC0X8	PWM0	ALOAD0	TC0OUT	N	TC0R 有效值	TC0R 二进制有效范围
0	0 (Fcpu/2~ Fcpu/256)	0	x	x	256	00H~0FFH	00000000b~11111111b
		1	0	0	256	00H~0FFH	00000000b~11111111b
		1	0	1	64	00H~3FH	xx000000b~xx111111b
		1	1	0	32	00H~1FH	xxx00000b~xxx11111b
		1	1	1	16	00H~0FH	xxxx0000b~xxxx1111b
	1 (Fosc/1~ Fosc/128)	0	x	x	256	00H~0FFH	00000000b~11111111b
		1	0	0	256	00H~0FFH	00000000b~11111111b
		1	0	1	64	00H~3FH	xx000000b~xx111111b
		1	1	0	32	00H~1FH	xxx00000b~xxx11111b
		1	1	1	16	00H~0FH	xxxx0000b~xxxx1111b
1	-	-	-	-	256	00H~0FFH	00000000b~11111111b

8. 2. 6 TC0 时钟频率输出（蜂鸣器输出）

对 TC0 时钟频率进行适当设置可得到特定频率的蜂鸣器输出（TC0OUT），并通过引脚 P5.4 输出。单片机内部设置 TC0 的溢出频率经过 2 分频后作为 TC0OUT 的频率，即 TC0 每溢出 2 次 TC0OUT 输出一个完整的脉冲，此时，P5.4 的 I/O 功能自动被禁止。TC0OUT 输出波形如下：



若外部高速时钟选择 4MHz，系统时钟源采用外部时钟 Fosc/4，程序中设置 TC0RATE2~TC0RATE1 = 110，TC0C=TC0R = 131，则 TC0 的溢出频率为 2KHz，TC0OUT 的输出频率为 1KHz。

* 注：蜂鸣器的输出有效时，“PWM0OUT”必须被置为“0”。

8. 2. 7 TC0 操作流程

TC0 定时器可用于定时器中断、事件计数、TC0OUT 和 PWM。

* 注：在 TC0 外部时钟模式下，TC0X8 可以忽略不计。

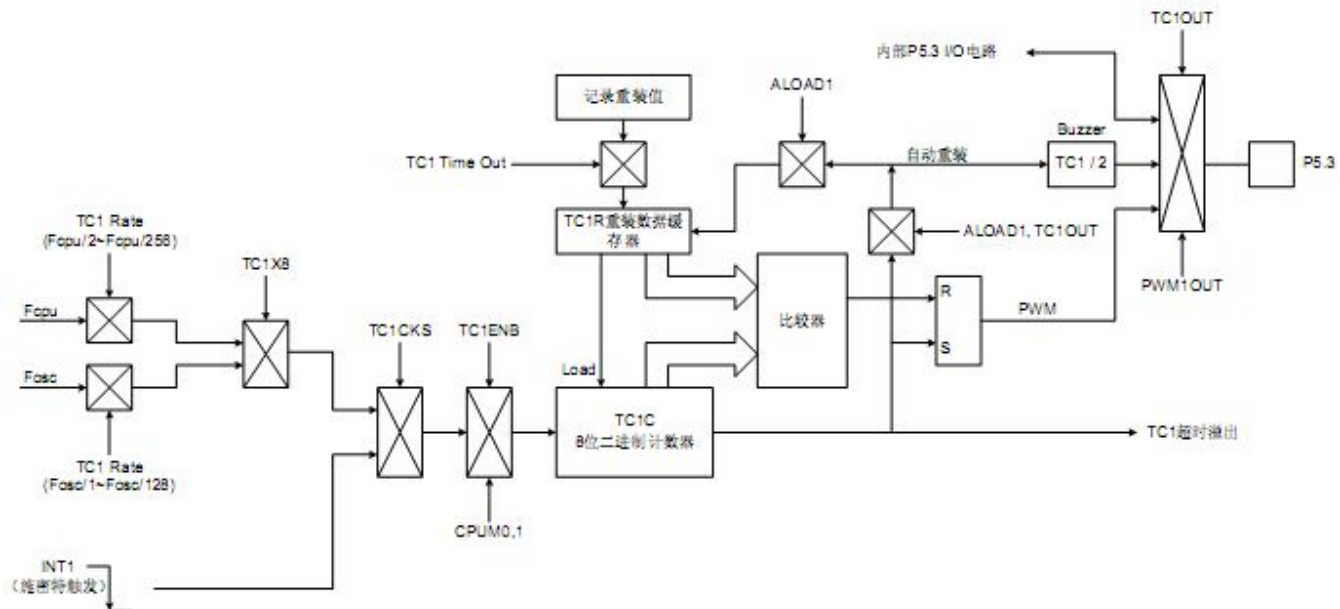
8. 3 定时/计数器 TC1

8. 3. 1 概述

定时/计数器 TC1 具有双时钟源，可根据实际的需要选择内部时钟或外部时钟作为计时标准。其中，内部时钟源来自 Fcpu 或 Fosc (Fosc 由 TC1X8 标志控制)。外部时钟源 INT1 从 P0.1 端输入（下降沿触发）。寄存器 TC1M 控制 TC1 时钟源的选择。当 TC1 从 0FFH 溢出到 00H 时，TC1 在继续计数的同时产生一个超时信号，触发 TC1 中断请求。在 PWM 模式，TC1 的溢出由寄存器 ALOAD1 的位 TC1OUT 控制。

TC1 的主要功能如下：

- 8 位可编程定时器：根据选择的时钟信号，产生周期中断；
- 外部事件计数器：对外部事件计数；
- Buzzer 输出；
- PWM 输出。



8. 3. 2 TC1M 模式寄存器

0DCH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1M	TC1ENB	TC1rate2	TC1rate1	TC1rate0	TC1CKS	ALOAD1	TC1OUT	PWM1OUT
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit 0 PWM1OUT: PWM 输出控制位。

0 = 禁止 PWM 输出；

1 = 使能 PWM 输出，PWM 输出占空比由 TC1OUT 和 ALOAD1 控制。

Bit 1 TC1OUT: TC1 超时输出信号控制。仅当 PWM1OUT = 0 时有效。

0 = 禁止，P5.3 作为输入/输出口；

1 = 使能，P5.3 输出 TC1OUT 信号。

Bit2 ALOAD1: 自动装载控制位。仅当 PWM1OUT = 0 时有效。

0 = 禁止 TC1 自动装载;

1 = 使能 TC1 自动装载。

Bit 3 TC1CKS: TC1 时钟源控制位。

0 = 内部时钟 (Fcpu 或 Fosc) ;

1 = 外部时钟, 由 P0.1/INT1 输入。

Bit [6:4] TC1RATE[2:0]: TC1 分频选择位。

TC1RATE [2:0]	TC1X8 = 0	TC1X8 = 1
000	Fcpu / 256	Fosc / 128
001	Fcpu / 128	Fosc / 64
010	Fcpu / 64	Fosc / 32
011	Fcpu / 32	Fosc / 16
100	Fcpu / 16	Fosc / 8
101	Fcpu / 8	Fosc / 4
110	Fcpu / 4	Fosc / 2
111	Fcpu / 2	Fosc / 1

Bit 7 TC1ENB: TC1 启动控制位。

0 = 禁止 TC1 定时器;

1 = 开启 TC1 定时器。

* 注: 若 TC1CKS=1, 则 TC1 用作外部事件计数器, 此时不需要考虑 TC1RATE 的设置, P0.1 口无中断信号 (P0.1IRQ=0)。

8. 3. 3 TC1X8 标志

0D8H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T0M	-	-	-	-	TC1X8	-	-	-
读/写	-	-	-	-	R/W	-	-	-
复位后	-	-	-	-	0	-	-	-

Bit 7 TC1X8: TC1 内部时钟选择控制位。

0 = TC1 内部时钟来自 Fcpu, TC1RATE = Fcpu/2~Fcpu/256;

1 = TC1 内部时钟来自 Fosc, TC1RATE = Fosc/1~Fosc/128。

* 注: TC1CKS = 1 时, TC1X8 和 TC1RATE 可以忽略不计。

8. 3. 4 TC1C 计数寄存器

TC1C 控制 TC1 的时间间隔。

0DDH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1C	TC1C7	TC1C6	TC1C5	TC1C4	TC1C3	TC1C2	TC1C1	TC1C0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

TC1C 初始值的计算公式如下:

$$TC1C \text{ 初值} = N - (TC1 \text{ 中断间隔时间} * \text{输入时钟})$$

N 为 TC1 二进制计数范围。各模式下参数的设定如下表所示：

TC1CKS	TC1X8	PWM1	ALOAD1	TC1OUT	N	TC1C 有效值	TC1C 二进制计数范围	备注
0	0 (Fcpu/2~ Fcpu/256)	0	x	x	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	0	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	1	64	00H~3FH	xx000000b~xx111111b	每计数 64 次溢出
		1	1	0	32	00H~1FH	xxx00000b~xxx11111b	每计数 32 次溢出
		1	1	1	16	00H~0FH	xxxx0000b~xxxx1111b	每计数 16 次溢出
	1 (Fosc/1~ Fosc/128)	0	x	x	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	0	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出
		1	0	1	64	00H~3FH	xx000000b~xx111111b	每计数 64 次溢出
		1	1	0	32	00H~1FH	xxx00000b~xxx11111b	每计数 32 次溢出
		1	1	1	16	00H~0FH	xxxx0000b~xxxx1111b	每计数 16 次溢出
1	-	-	-	-	256	00H~0FFH	00000000b~11111111b	每计数 256 次溢出

TC1 中断时间对应表，TC1X8 = 0

TC1RATE	TC1CLOCK	高速模式(fcpu = 4MHz / 4)		低速模式(fcpu = 32768Hz / 4)	
		最大溢出间隔时间	单步间隔时间 = max/256	最大溢出间隔时间	单步间隔时间 = max/256
000	Fcpu/256	65.536 ms	256 us	8000 ms	31250 us
001	Fcpu/128	32.768 ms	128 us	4000 ms	15625 us
010	Fcpu/64	16.384 ms	64 us	2000 ms	7812.5 us
011	Fcpu/32	8.192 ms	32 us	1000 ms	3906.25 us
100	Fcpu/16	4.096 ms	16 us	500 ms	1953.125 us
101	Fcpu/8	2.048 ms	8 us	250 ms	976.563 us
110	Fcpu/4	1.024 ms	4 us	125 ms	488.281 us
111	Fcpu/2	0.512 ms	2 us	62.5 ms	244.141 us

TC1 中断时间对应表，TC1X8 = 1

TC1RATE	TC1CLOCK	高速模式(fcpu = 4MHz / 4)		低速模式(fcpu = 32768Hz / 4)	
		最大溢出间隔时间	单步间隔时间 = max/256	最大溢出间隔时间	单步间隔时间 = max/256
000	Fosc/128	8.192 ms	32 us	1000 ms	7812.5 us
001	Fosc/64	4.096 ms	16 us	500 ms	3906.25 us
010	Fosc/32	2.048 ms	8 us	250 ms	1953.125 us
011	Fosc/16	1.024 ms	4 us	125 ms	976.563 us
100	Fosc/8	0.512 ms	2 us	62.5 ms	488.281 us
101	Fosc/4	0.256 ms	1 us	31.25 ms	244.141 us
110	Fosc/2	0.128 ms	0.5 us	15.625 ms	122.07 us
111	Fosc/1	0.064 ms	0.25 us	7.813 ms	61.035 us

8.3.5 TC1R 自动装载寄存器

TC1 的自动装载功能由 TC1M 的 ALOAD1 位控制。当 TC1C 溢出时，TC1R 的值自动装入 TC1C 中。这样，用户在使用的过程中就不需要在中断中复位 TC1C。

TC1 为双重缓存器结构。若程序对 TC1R 进行了修改，那么修改后的 TC1R 值首先被暂存在 TC1R 的第一个缓存器中，TC1 溢出后，TC1R 的新值就会被存入 TC1R 缓存器中，从而避免 TC1 中断时间出错以及 PWM 和蜂鸣器误动作。

* 注：在 PWM 模式下，系统自动开启自动重装功能，ALOAD1 用于控制溢出范围。

0DEH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1R	TC1R7	TC1R6	TC1R5	TC1R4	TC1R3	TC1R2	TC1R1	TC1R0
读/写	W	W	W	W	W	W	W	W
复位后	0	0	0	0	0	0	0	0

TC1R 初始值计算公式如下：

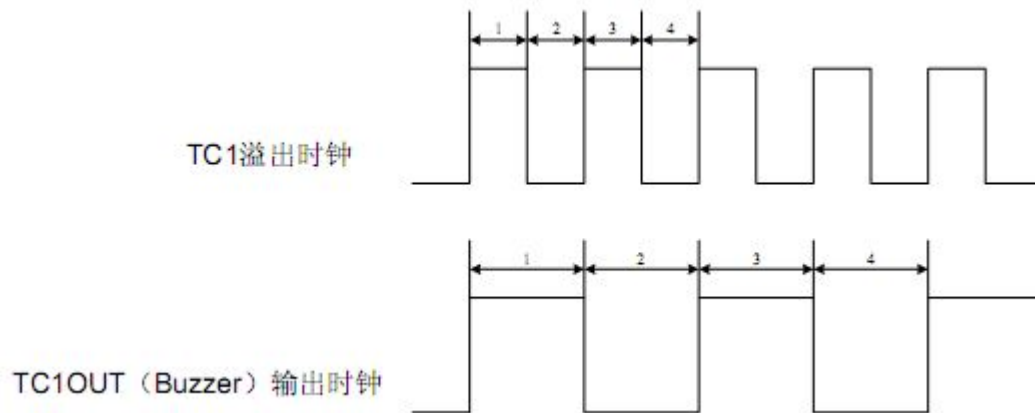
$$\text{TC1R 初始值} = N - (\text{TC1 中断间隔时间} * \text{输入时钟})$$

N 是 TC1 最大溢出值。TC1 的溢出时间和有效值见下表：

TC1CKS	TC1X8	PWM1	ALOAD1	TC1OUT	N	TC1R 有效值	TC1R 二进制有效范围
0	0 (Fcpu/2~ Fcpu/256)	0	x	x	256	00H~0FFH	00000000b~11111111b
		1	0	0	256	00H~0FFH	00000000b~11111111b
		1	0	1	64	00H~3FH	xx000000b~xx111111b
		1	1	0	32	00H~1FH	xxx00000b~xxx11111b
	1 (Fosc/1~ Fosc/128)	1	1	1	16	00H~0FH	xxxx0000b~xxxx1111b
		0	x	x	256	00H~0FFH	00000000b~11111111b
		1	0	0	256	00H~0FFH	00000000b~11111111b
		1	0	1	64	00H~3FH	xx000000b~xx111111b
1	-	-	-	-	256	00H~0FFH	00000000b~11111111b

8. 3. 6 TC1 时钟频率输出（蜂鸣器输出）

对 TC1 时钟频率进行适当设置可得到特定频率的蜂鸣器输出（TC1OUT），并通过引脚 P5.3 输出。单片机内部设置 TC1 的溢出频率经过 2 分频后作为 TC1OUT 的频率，即 TC1 每溢出 2 次 TC1OUT 输出一个完整的脉冲，此时，P5.3 的 I/O 功能自动被禁止。TC1OUT 输出波形如下：



若外部高速时钟选择 4MHz，系统时钟源采用外部时钟 Fosc/4，程序中设置 TC1RATE2~TC1RATE1 = 110，TC1C = TC1R = 131，则 TC1 的溢出频率为 2KHz，TC1OUT 的输出频率为 1KHz。

* 注：蜂鸣器的输出有效时，“PWM1OUT”必须被置为“0”。

8. 3. 7 TC1 操作流程

TC1 定时器可用于定时器中断、事件计数、TC1OUT 和 PWM。

* 注：在 TC1 外部时钟模式下，TC1X8 可以忽略不计。

8. 4 PWM 功能说明

8. 4. 1 概述

PWM 信号输出到 PWMnOUT (P5.3/P5.4 引脚)，位 TCnOUT 和 ALOADn 控制 PWM 输出的阶数 (256、64、32 和 16)。8 位计数器 TCnC 计数过程中不断与 TCnR 相比较，当 TCnC 计数到两者相等时，PWM 输出低电平，当 TCnC 再次从零开始计数时，PWM 被强制输出高电平。PWMn 输出占空比 = TCnR/阶数 (阶数= 256、64、32 或 16)。

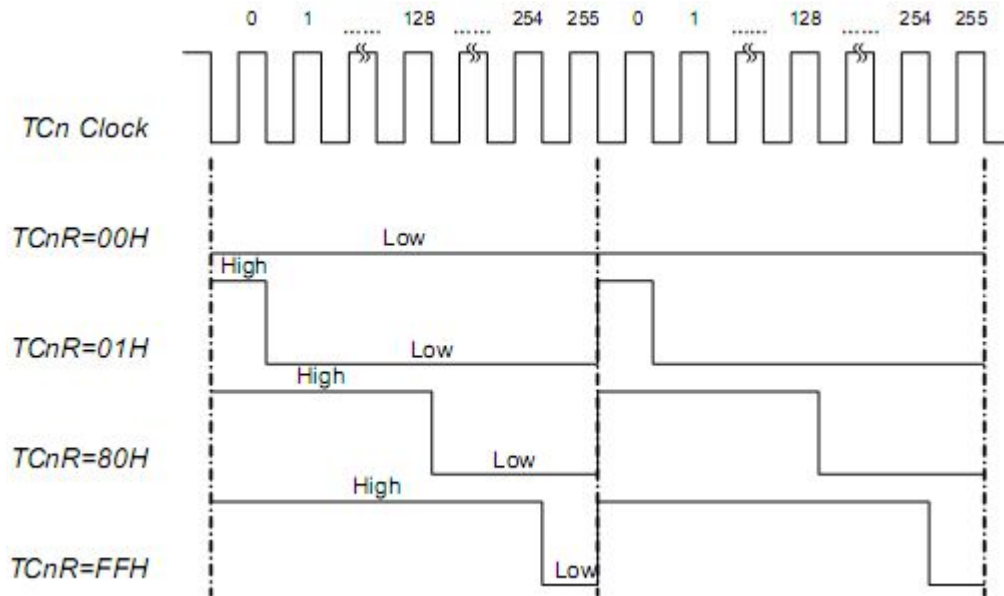
参考寄存器保持输入 00H 可使 PWM 的输出长时间维持在低电平，通过修改 TCnR 可改变 PWM 输出占空比。

* 注：TCn、TCnC 的“n”的值只能是 0 或 1。n = 0 时为 TC0 模式，n = 1 时为 TC1 模式。

* 注：TCn 为双重缓存器结构，调整 TCnR 的值可以改变 PWM 的输出占空比。用户可随时改变 TCnR 的值，但是只有在 TCn 溢出后，这一修改值才真正被写入 TCnR 中。

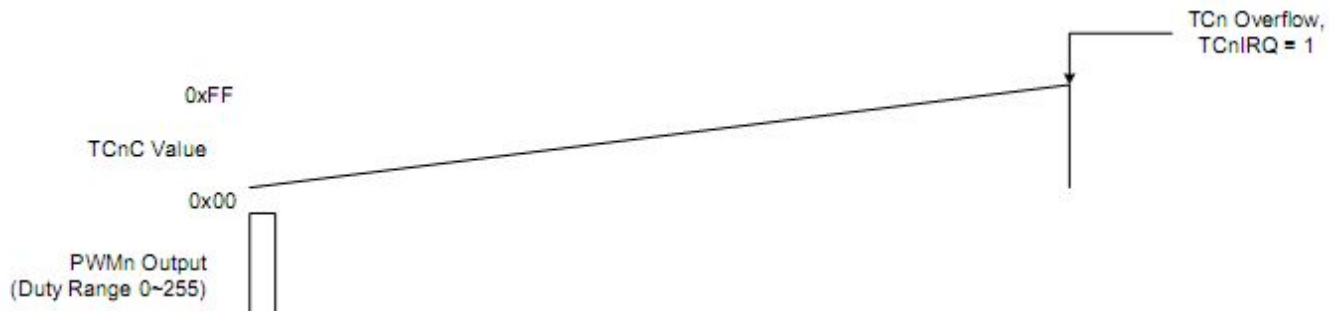
ALOADn	TCnOUT	PWM 占空比范围	TCnC 有效值	TCnR 有效范围	MAX. PWM 输出频率 (Fcpu = 4MHz)	备注
0	0	0/256~255/256	00H~0FFH	00H~0FFH	7.8125K	每计数 256 次溢出
0	1	0/64~63/64	00H~3FH	00H~3FH	31.25K	每计数 64 次溢出
1	0	0/32~31/32	00H~1FH	00H~1FH	62.5K	每计数 32 次溢出
1	1	0/16~15/16	00H~0FH	00H~0FH	125K	每计数 16 次溢出

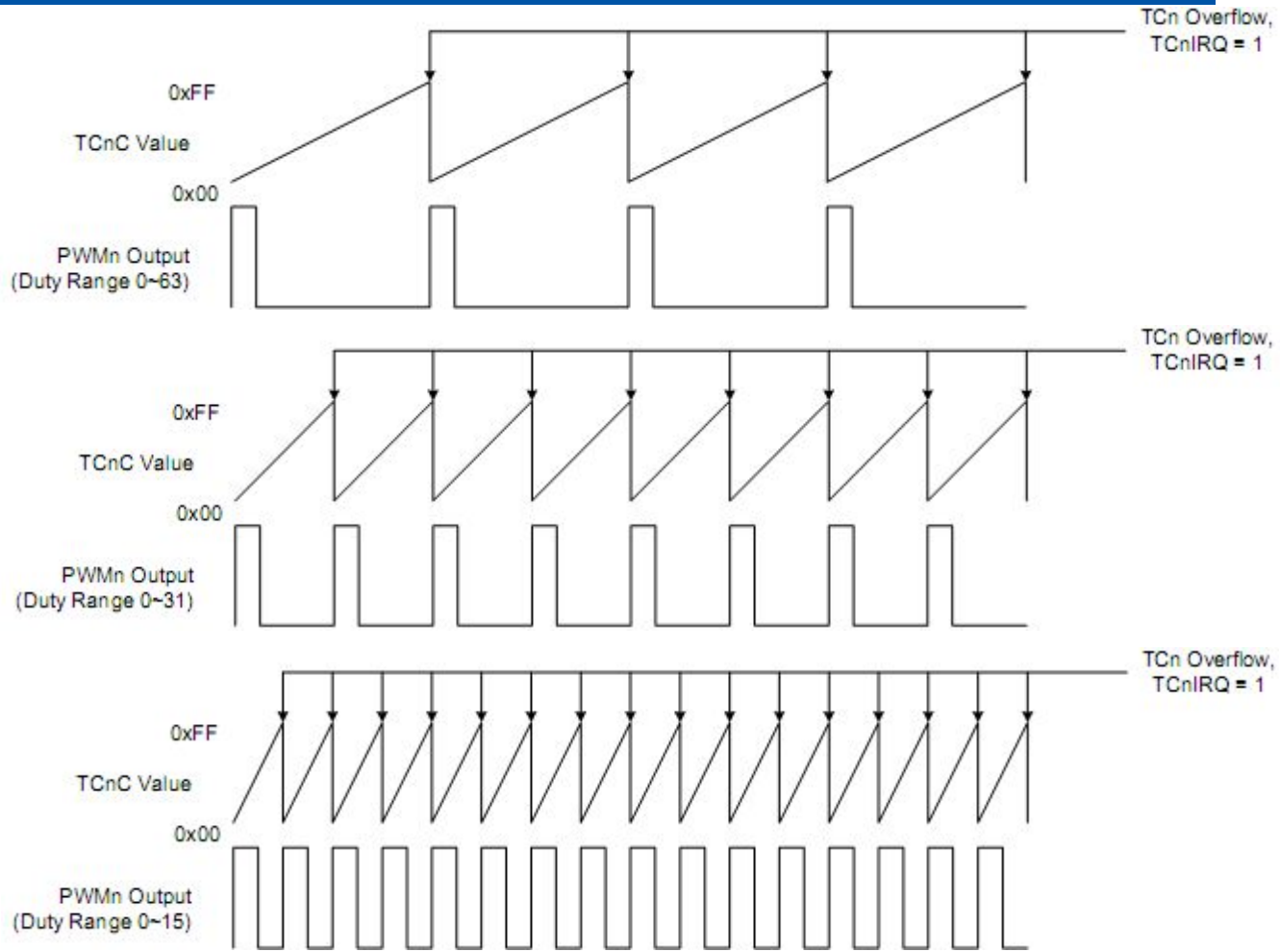
PWM 输出占空比随 TCnR 的变化而变化：0/256~255/256。



8. 4. 2 TCnIRQ 和 PWM 输出占空比

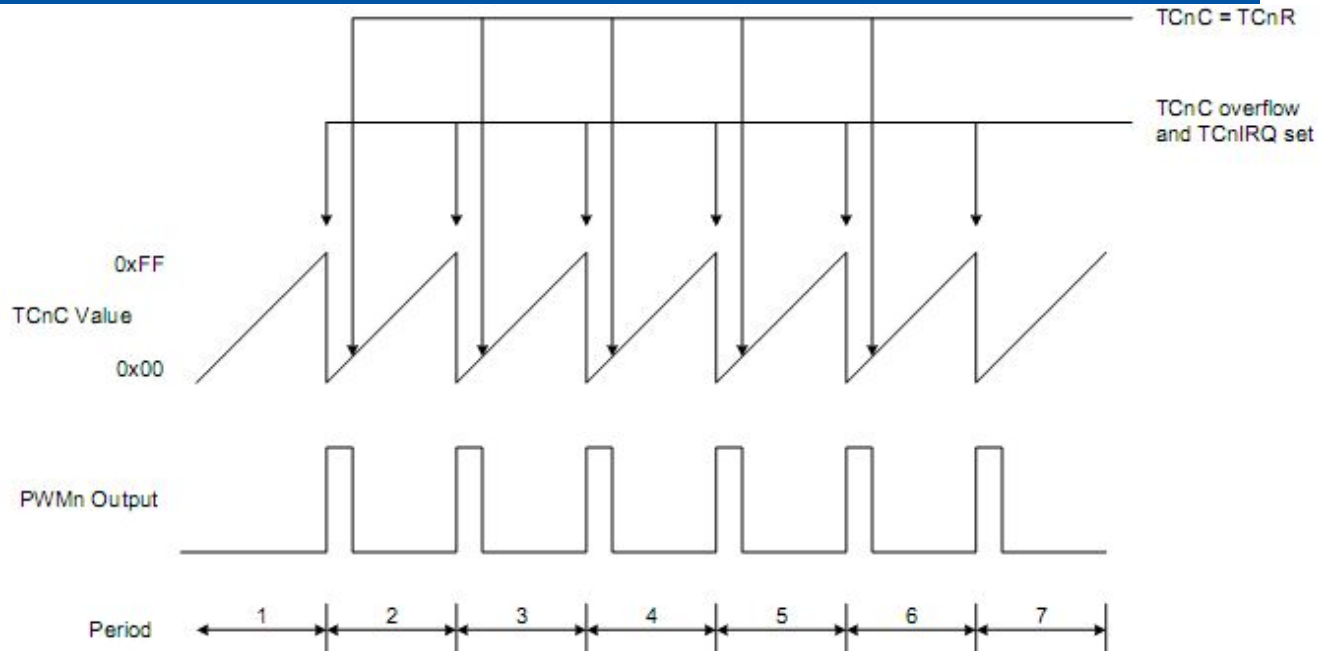
在 PWM 模式下，TCnIRQ 的频率与 PWM 的占空比有关，具体情况如下图所示：



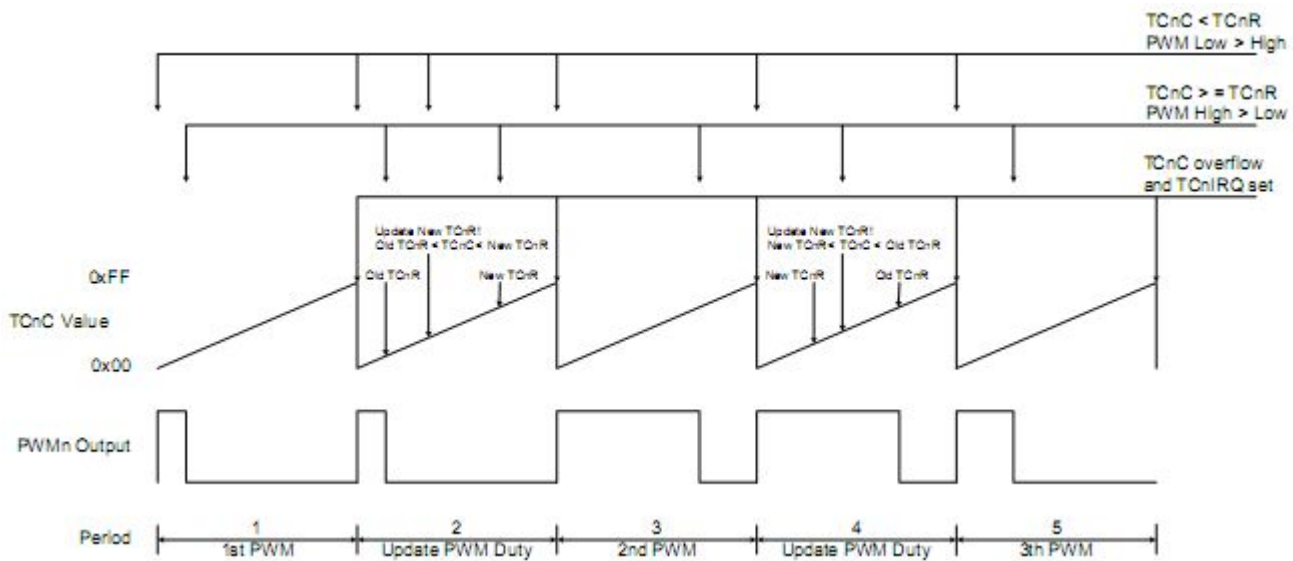


8. 4. 3 PWM 输出占空比和 TCnR 的变化

在 PWM 模式下，系统随时比较 TCnC 和 TCnR 的异同。若 $TCnC < TCnR$ ，PWM 输出高电平，反之则输出低电平。当 TCnC 发生改变的时候，PWM 将在下一周期改变输出占空比。如果 TCnR 保持恒定，那么 PWM 输出波形也保持稳定波形。



上图所示是 TCnR 恒定时的波形。每当 TCnC 溢出时，PWM 都输出高电平， $TCnC \cong TCnR$ 时，PWM 即输出低电平。下面所示是 TC0R 发生变化时对应的波形图：

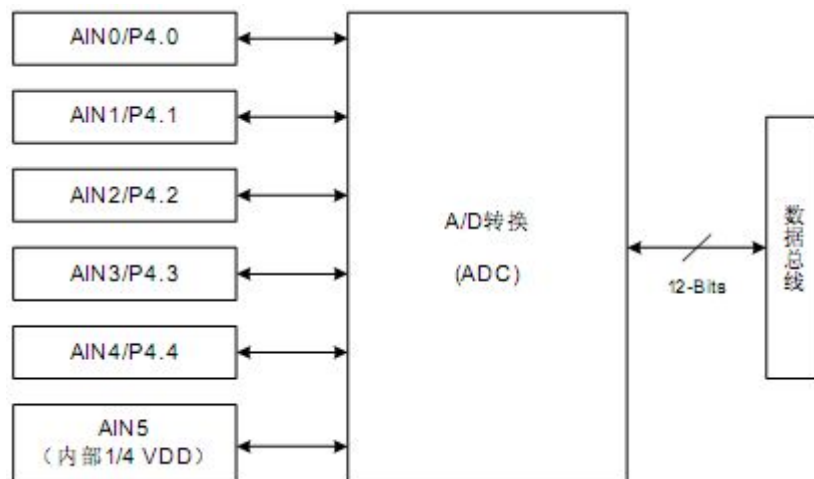


在 period 2 和 period 4 中，显示新的占空比（TC0R），但 PWM 在 period 2 和 period 4 的占空比要在下一个 period 才会改变。这样，可以避免 PWM 不随设定改变或在同一个周期内改变两次，从而避免系统发生不可预知的误动作。

9. 5+1 通道 ADC

9.1 概述

HK8P162C 模数转换模块共有 5 条外部通道（AIN0~AIN4）和一条内部通道（AIN5：内部 1/4VDD），4096 阶分辨率的 A/D 转换器，可以将模拟信号转换成 12 位数字信号。进行 AD 转换时，首先要选择输入通道（AIN0~AIN5），然后把 GCHS 和 ADS 位置"1"，启动 AD 转换。转换结束后，系统自动将 EOC 设置为"1"，并将转换结果存入寄存器 ADB 和寄存器 ADR 中。



9.2 ADM 寄存器

0B1H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADM	ADENB	ADS	EOC	GCHS	-	CHS2	CHS1	CHS0
读/写	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
复位后	0	0	0	0	-	0	0	0

Bit 7 ADENB: ADC 控制位。

0 = 禁止;

1 = 使能。

Bit 6 ADS: ADC 启动位。

0 = 停止;

1 = 开始。

Bit 5 EOC: ADC 状态控制位。

0 = 转换过程中;

1 = 转换结束, ADS 复位。

Bit 4 GCHS: 通道选择位。

0 = 禁止 AIN 通道;

1 = 使能 AIN 通道。

Bit[2:0] CHS[2:0]: ADC 输入通道选择位。

000 = AIN0; 001 = AIN1; 010 = AIN2; 011 = AIN3; 100 = AIN4; 101 = AIN5。

AIN5 是内部 1/4 VDD 输入通道，外部没有输入引脚。AIN5 可以作为电池系统的电池检测器。为了选择合适的内部 VREFH 电平并进行比较，系统内置了这个高性能、廉价的低电池检测器。

* 注：若 ADENB = 1，用户应设置 P4.n/AINn 为无上拉电阻的输入模式。系统不会自动设置。若已经设置了 P4CON.n, P4.n/AINn 的数字 I/O 功能（包括上拉电阻）都是隔离开来的。

9.3 ADR 寄存器

0B3H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADR	-	ADCKS1	-	ADCKS0	ADB3	ADB2	ADB1	ADB0
读/写	-	R/W	-	R/W	R	R	R	R
复位后	-	0	-	0	X	X	X	X

Bit[6,4] ADCKS1, ADCKS0: ADC 时钟源选择位。

ADCKS1	ADCKS0	ADC 时钟源
0	0	Fcpu/16
0	1	Fcpu/8
1	0	Fcpu
1	1	Fcpu/2

Bit[3:0] ADB[3:0]: ADC 12 位分辨率的低字节数据缓存器。

* 注：ADC 缓存器 ADR [3:0]复位后的初始值是未知的。

9.4 ADB 寄存器

0B2H	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADB	ADB15	ADB14	ADB13	ADB12	ADB11	ADB10	ADB9	ADB8
读/写	R	R	R	R	R	R	R	R
复位后	X	X	X	X	X	X	X	X

Bit[7:0] ADB[7:0]: ADC 12 位分辨率的高字节数据缓存器。

8 位数据缓存器 ADB 用来保存 AD 转换结果的高 8 位 (bit4~bit11)，转换结果的低 4 位则保存在 ADR 寄存器中。ADB 为只读寄存器，在 8 位 ADC 模式下，AD 转换结果保存在寄存器 ADB 中；在 12 位模式下，则分别保存在寄存器 ADB 和 ADR 中。

AIN 的输入电压 v.s. ADB 的输出数据

AIN _n	ADB11	ADB10	ADB9	ADB8	ADB7	ADB6	ADB5	ADB4	ADB3	ADB2	ADB1	ADB0
0/4096*VREFH	0	0	0	0	0	0	0	0	0	0	0	0
1/4096*VREFH	0	0	0	0	0	0	0	0	0	0	0	1
.
.
4094/4096*VREFH	1	1	1	1	1	1	1	1	1	1	1	0
4095/4096*VREFH	1	1	1	1	1	1	1	1	1	1	1	1

针对不同的应用，用户可能需要精度介于 8 位到 12 位之间的 AD 转换器。对于这种情况，可以通过对保存在 ADR 和 ADB 中的转换结果进行处理得到。首先，用户必须选择 12 位分辨率的模式，进行 AD 转换，然后在转换结果中去掉最低的几位得到需要的结果。如下表所示：

ADC 分辨率	ADB								ADR			
	ADB11	ADB10	ADB9	ADB8	ADB7	ADB6	ADB5	ADB4	ADB3	ADB2	ADB1	ADB0
8-bit	○	○	○	○	○	○	○	○	x	x	x	x
9-bit	○	○	○	○	○	○	○	○	○	x	x	x
10-bit	○	○	○	○	○	○	○	○	○	○	x	x
11-bit	○	○	○	○	○	○	○	○	○	○	○	x
12-bit	○	○	○	○	○	○	○	○	○	○	○	○

○ = 可选位, x = 未使用的位

* 注：ADC 缓存器 ADB 在复位后的初始值是未知的。

9.5 P4CON 寄存器

P4 口和 ADC 的输入口共享。同一时间只能设置 P4 口的一个引脚作为 ADC 的测量信号输入口(通过 ADM 寄存器来设置)，其它引脚则作为普通 I/O 使用。具体应用中，当向 CMOS 结构端口输入一个模拟信号，尤其当模拟信号为 $1/2 VDD$ 时，将可能产生额外的漏电流。同样，当 P4 口外接多个模拟信号时，也会产生额外的漏电流。在睡眠模式下，上述漏电流会严重影响到系统的整体功耗。P4CON 为 P4口的配置寄存器。将 P4CON[7:0]置"1"，其对应的 P4 口将被设置为纯模拟信号输入口，从而避免上述漏电流的情况。

0AEH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P4CON	-	-	-	P4CON4	P4CON3	P4CON2	P4CON1	P4CON0
读/写	-	-	-	R/W	R/W	R/W	R/W	R/W
复位后	-	-	-	0	0	0	0	0

Bit[4:0] P4CON[4:0]: P4.n 配置控制位。

0 = P4.n 作为模拟输入（ADC 输入）引脚或者数字 I/O 引脚；

1 = P4.n 只能作为单纯的模拟输入引脚，不能作为数字 I/O 引脚。

* 注：当 P4.n 为普通 I/O 而不是 ADC 通道时，P4CON.n 必须置"0"，否则 P4.n 的数字 I/O 信号会被隔离。

9.6 VREFH 寄存器

0AFH	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
VREFH	EVHENB	-	-	-	-	-	VHS1	VHS0
读/写	R/W	-	-	-	-	-	R/W	R/W
复位后	0	-	-	-	-	-	0	0

Bit[1:0] VHS[1:0]: ADC 内部参考电压选择位。

VHS1	VHS0	内部 VREFH 电压
1	1	VDD
1	0	4.0V
0	1	3.0V
0	0	2.0V

* 注：若由 VHS[1:0]控制选择的内部 VREFH 电平高于 VDD，内部 VREFH 为 VDD。例：VHS[1:0] = 10 (内部 VREFH = 4.0V)，VDD = 3.0V，则实际内部 VREFH = 3.0V。

Bit[7] EVHENB: ADC 内部参考电压控制位。

0 = 允许 ADC 内部 VREFH 功能，VREFH 引脚是 P4.0/AIN0 引脚；

1 = 禁止 ADC 内部 VREFH 功能，P4.0/AIN0/VREFH 引脚来自外部 VREFH 输入引脚。

* 注：若 EVHENB = 1，P4.0/AIN0 引脚就是外部 VREFH 的输入引脚，P4.0 的 I/O 功能和 AIN0 功能被隔离。此时，该引脚处于悬浮状态。

* 注：当选择单片机内部 4V/3V/2V 参考电压时，ADC 的分辨率为 8 位。
当选择单片机内部 VDD 和外部参考源时，ADC 的分辨率位 12 位。

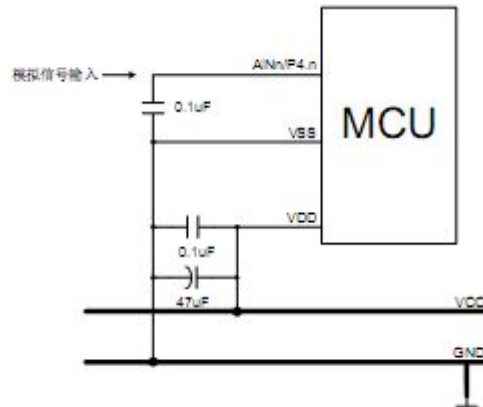
9.7 AD 转换时间

$$12 \text{ 位 AD 转换时间} = 1/(\text{ADC clock}/4) \times 16 \text{ sec}$$

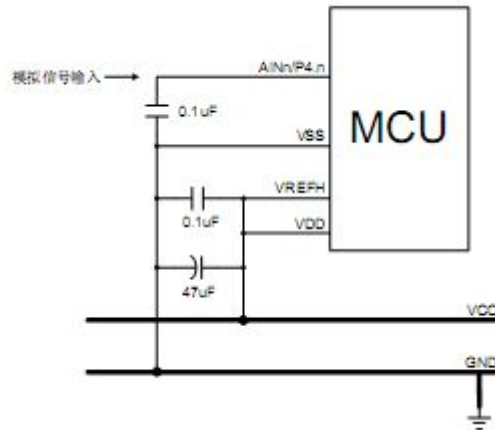
高速时钟 (Fosc) = 4MHz

Fcpu	ADCKS1	ADCKS0	ADC 时钟	AD 转换时间	
Fosc/1	0	0	Fcpu/16	$1/((4\text{MHz}/1)/16/4) \times 16 =$	256 us
	0	1	Fcpu/8	$1/((4\text{MHz}/1)/8/4) \times 16 =$	128 us
	1	0	Fcpu	$1/((4\text{MHz}/1)/1/4) \times 16 =$	16 us
	1	1	Fcpu/2	$1/((4\text{MHz}/1)/2/4) \times 16 =$	32 us
Fosc/2	0	0	Fcpu/16	$1/((4\text{MHz}/2)/16/4) \times 16 =$	512 us
	0	1	Fcpu/8	$1/((4\text{MHz}/2)/8/4) \times 16 =$	256 us
	1	0	Fcpu	$1/((4\text{MHz}/2)/1/4) \times 16 =$	32 us
	1	1	Fcpu/2	$1/((4\text{MHz}/2)/2/4) \times 16 =$	64 us
Fosc/4	0	0	Fcpu/16	$1/((4\text{MHz}/4)/16/4) \times 16 =$	1024 us
	0	1	Fcpu/8	$1/((4\text{MHz}/4)/8/4) \times 16 =$	512 us
	1	0	Fcpu	$1/((4\text{MHz}/4)/1/4) \times 16 =$	64 us
	1	1	Fcpu/2	$1/((4\text{MHz}/4)/2/4) \times 16 =$	128 us
Fosc/8	0	0	Fcpu/16	$1/((4\text{MHz}/8)/16/4) \times 16 =$	2048 us
	0	1	Fcpu/8	$1/((4\text{MHz}/8)/8/4) \times 16 =$	1024 us
	1	0	Fcpu	$1/((4\text{MHz}/8)/1/4) \times 16 =$	128 us
	1	1	Fcpu/2	$1/((4\text{MHz}/8)/2/4) \times 16 =$	256 us
Fosc/16	0	0	Fcpu/16	$1/((4\text{MHz}/16)/16/4) \times 16 =$	4096 us
	0	1	Fcpu/8	$1/((4\text{MHz}/16)/8/4) \times 16 =$	2048 us
	1	0	Fcpu	$1/((4\text{MHz}/16)/1/4) \times 16 =$	256 us
	1	1	Fcpu/2	$1/((4\text{MHz}/16)/2/4) \times 16 =$	512 us

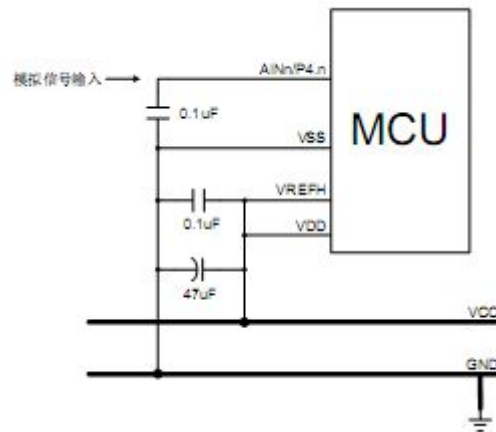
9.8 ADC 电路



ADC 参考电压为内部参考电压，VREFH 引脚是 AIN0/P4.0。AINn/P4.n 和 VSS 之间的电容（0.1uF）有助于模拟信号的稳定。



ADC 参考电压来自 VDD，AIN0/P4.0 为 VREFH 输入引脚。VREFH 应该来自单片机的 VDD，而不是其它 VDD。



ADC 参考电压来自外部电压，AIN0/P4.0 是 VREFH 的输入引脚。VREFH 和 VSS 之间的电容（47uF）有助于 VREFH 电压的稳定。

10. 配置位

编译选项	配置项目	功能说明
Noise_Filter	Enable	使能杂讯滤波功能， $F_{cpu} = F_{osc}/4 \sim F_{osc}/16$ 。
	Disable	禁止杂讯滤波功能， $F_{cpu} = F_{osc}/1 \sim F_{osc}/16$ 。
Fcpu	Fosc/1	指令周期 = 1 个时钟周期，必须关闭杂讯滤波功能；
	Fosc/2	指令周期 = 2 个时钟周期，必须关闭杂讯滤波功能；
	Fosc/4	指令周期 = 4 个时钟周期。
	Fosc/8	指令周期 = 8 个时钟周期。
	Fosc/16	指令周期 = 16 个时钟周期。
High_Clk	IHRC_16M	高速时钟采用内部16MHz RC振荡电路，XIN/XOUT(P0.3/P0.2)为普通的I/O 引脚；
	RC	外部高速时钟振荡器采用廉价的 RC 振荡电路，XOUT (P0.2) 为普通的 I/O 引脚。
	4M X'tal	外部高速时钟振荡器采用标准晶体/陶瓷振荡器（如 4KHz）。
	12M X'tal	外部高速时钟振荡器采用高频晶体/陶瓷振荡器（如 12MHz）。
Watch_Dog	Always_On	始终开启看门狗定时器，即使在睡眠模式和绿色模式下也处于开启状态。
	Enable	开启看门狗定时器，但在睡眠模式和绿色模式下关闭。
	Disable	关闭看门狗定时器。
Reset_Pin	Reset	使能外部复位引脚。
	P04	P0.4 为单向输入引脚，无上拉电阻。
LVD	LVD_L	VDD 低于 2.0V 时，LVD 复位系统。
	LVD_M	VDD 低于 2.0V 时，LVD 复位系统。 PFLAG 寄存器的 LVD24 位作为 2.4V 低电压监测器。
	LVD_H	VDD 低于 2.4V 时，LVD 复位系统。 PFLAG 寄存器的 LVD36 位作为 3.6V 低电压监测器。
Security	Enable	ROM 程序加密。
	Disable	ROM 程序不加密。

* 注:

1. 在干扰严重的情况下，建议开启杂讯滤波功能，此时 $F_{cpu} = F_{osc}/4 \sim F_{osc}/128$ 并将Watch_Dog 设置为“Always_On”；
2. 如果用户设置看门狗为“Always_On”，编译器将自动开启看门狗定时器；
3. 编译选项Fcpu 仅针对外部高速时钟，在低速模式下 $F_{cpu} = F_{osc}/4$ 。

11. 电气特性

11.1 极限参数

Supply voltage (Vdd).....	2.3V ~ 5.5V
Input in voltage (Vin).....	Vss - 0.2V ~ Vdd + 0.2V
Operating ambient temperature (Topr)	
HK8P162C PD, HK8P162CND.....	-40°C ~ + 85°C
Storage ambient temperature (Tstor)	-40°C ~ + 125°C

11.2 电气特性

(所有参数都在 Vss, Vdd = 5.0V, Fosc = 4MHz, Fcpu=1MHz, 环境温度为 25 度下测试得到)

参数	符号	描述	最小	典型	最大	单位
工作电压	Vdd	正常模式, Vpp = Vdd, 25° C	2.4	5.0	5.5	V
		正常模式, Vpp = Vdd, -40° C~85° C	2.5	5.0	5.5	V
RAM 数据保存电压	Vdr		1.5	-	-	V
VDD 上升速率	Vpor	保证可靠复位时, VDD 的上升速率	0.05	-	-	V/ms
输入低电压	ViL1	所有输入脚	Vss	-	0.3Vdd	V
	ViL2	复位脚	Vss	-	0.2Vdd	V
	ViL3	P4 ADC 共用引脚	Vss	0.5Vdd	-	V
输入高电压	ViH1	所有输入脚	0.7Vdd	-	Vdd	V
	ViH2	复位脚	0.9Vdd	-	Vdd	V
	ViH3	P4 ADC 共用引脚	-	0.5Vdd	Vdd	V
复位脚漏电流	Ilekg	Vin = Vdd	-	-	2	uA
I/O 输入模式的漏电流	Ilekg	关闭上拉, Vin = Vdd	-	-	2	uA
I/O 口的上拉电阻	Rup	Vin = Vss, Vdd = 3V	100	200	300	KΩ
		Vin = Vss, Vdd = 5V	50	100	180	
I/O 输出口的灌电流	IoH	Vop = Vdd - 0.5V	8	12	-	mA
	IoL	Vop = Vss + 0.5V	8	15	-	
INTn 触发的脉冲宽度	Tint0	INT0 interrupt request pulse width	2/fcpu	-	-	cycle



深圳市航顺芯片技术研发有限公司 航顺浩瀚处理器（广州）有限公司

国家高新技术企业 深圳龙华2017年八大重点签约引进企业
航顺芯片32位通用MCU之M0 M3 M4世界级超低功耗
性能超稳定 开发工具全兼容进口 软硬件全兼容进口

做中国自主知识产权核心处理器
MCU/DSP/CPU芯片级大脑领导者

电流消耗值	Idd1	run模式(不带负载,	Vdd= 3V, Fcpu = 4MHz	-	1	2	mA
		Fcpu = Fosc/4)	Vdd= 5V, Fcpu = 4MHz	-	2.5	5	mA
	Idd2	Slow 模式 (内部低频RC)	Vdd= 3V, ILRC=16KHz	-	5	10	uA
	Idd3	Slow 模式	Vdd= 5V, 25° C	-	0.8	1.6	uA
Vdd= 3V, 25°			-	0.7	1.4	uA	
Vdd= 5V, -40° C~85° C			-	10	21	uA	
Vdd= 3V, -40° C~85° C			-	10	21	uA	
Idd4		Green 模式 (无负载, Fcpu = Fosc/4, 关闭看门狗)	Vdd= 3V, 4MHz	-	0.25	0.5	mA
			Vdd= 5V, 4MHz	-	0.6	1.2	mA
			Vdd= 3V, ILRC 16KHz	-	3	6	uA
			Vdd= 5V, ILRC 32KHz	-	15	30	uA
内部RC频率	Fihrc	内部 RC 高频 (IHRC)	25° C, Vdd= 5V, Fcpu = 1MHz	15.68	16	16.32	MHz
			-40° C~85° C, Vdd =2.4V~5.5V Fcpu=1MHz~4 MHz	13	16	19	MHz
LVD 电压	LVDL	低电压复位		1.7	2.0	2.3	V
	LVDM(LVD24)			2.0	2.3	3	V
	LVDH(LVD36)			2.9	3.4	4.5	V
VREFH输入电压	Vrefh1	外部参考电压, Vdd = 5.0V.		2V	-	Vdd	V
	Vrefh2	以 Vdd 作为内部参考电压,, Vdd = 5V.		-	Vdd*	-	V
	Vrefh3	以 4V 作为内部参考电压,, Vdd = 5V.		-	4*	-	V
	Vrefh4	以 3V 作为内部参考电压,, Vdd = 5V.		-	3*	-	V
	Vrefh5	以 2V 作为内部参考电压,, Vdd = 5V.		-	2*	-	V
AIN0~AIN5输入电压	Vani	Vdd = 5.0 V		0	-	Vrefh1~5	V
ADC使能时间	Tast	准备启动转换后设置 ADENB = “1”		100	-	-	us
ADC的电流消耗	IADC	Vdd =5.0V		-	0.6	-	mA

		Vdd =3.0V	-	0.4	-	mA
ADC时钟频率	F _{ADCLK}	Vdd =5.0V	-		8M	Hz
		Vdd =3.0V	-		5M	Hz
ADC转换周期	F _{ADCYL}	Vdd =2.4V~5.5V	64			1/F _{ADCLK}
ADC的采样速率 (设置FADS = 1的频率)	F _{ADSMP}	Vdd =5.0V			125	K/sec
		Vdd =3.0V			80	K/sec
差分非线性	DNL	Vdd =5.0V,AVREFH=3.2V,F _{ADSMP} =7.8K	±1	±2	±16	LSB
积分非线性	INL	Vdd =5.0V,AVREFH=3.2V,F _{ADSMP} =7.8K	±2	±4	±16	LSB

Internal 16MHz Oscillator RC Type Temperature Characteristic.

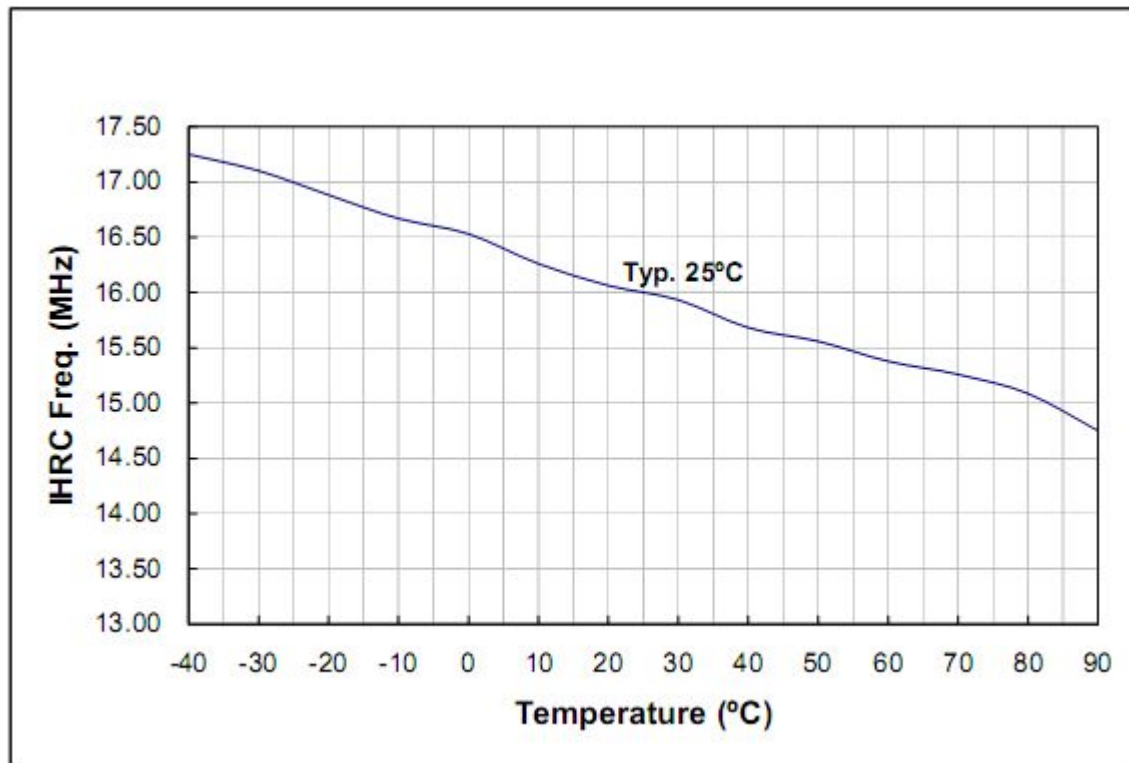
Power Voltage (VDD) = 5V.

Machine Cycle (F_{cpu}) = F_{osc}/4.

Typical Temperature = 25°C.

Typical Internal 16MHz Oscillator RC Type Frequency = 16MHz.

Testing Temperature Range = -40°C ~ + 90°C



Internal 16MHz Oscillator RC Type Power Voltage and Machine Cycle Characteristic.

Temperature = 25°C.

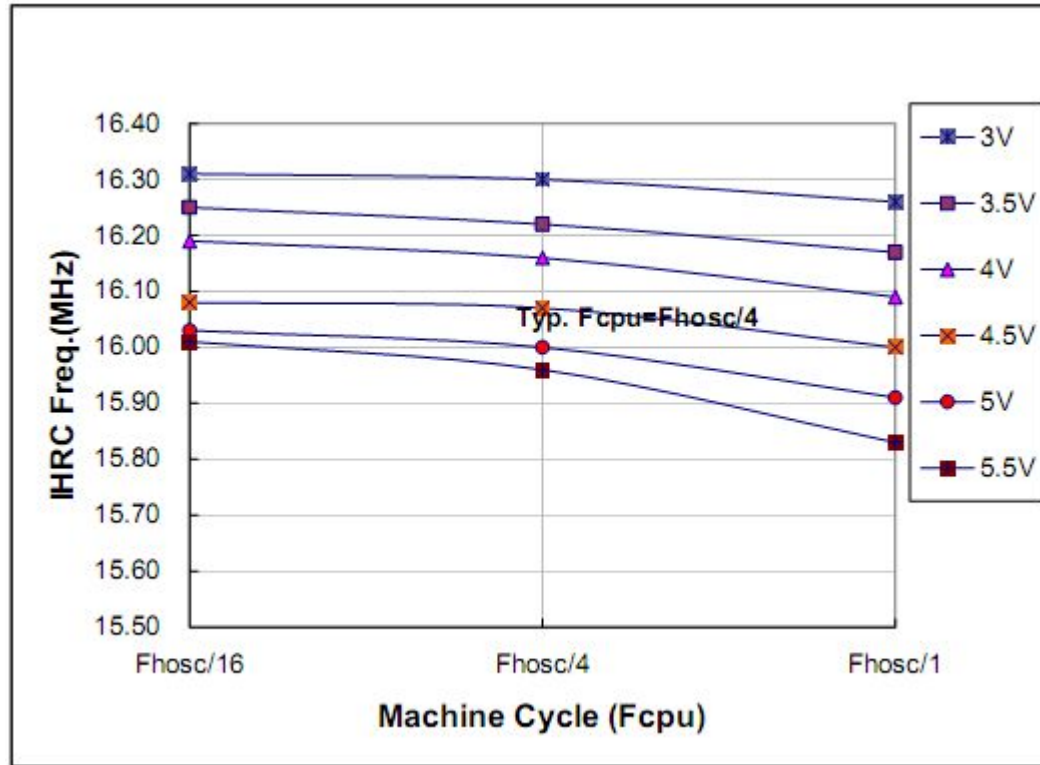
Typical Power Voltage (VDD) = 5V.

Typical Machin Cycle (F_{cpu}) = F_{osc} / 4.

Typical Internal 16MHz Oscillator RC Type Frequency = 16MHz.

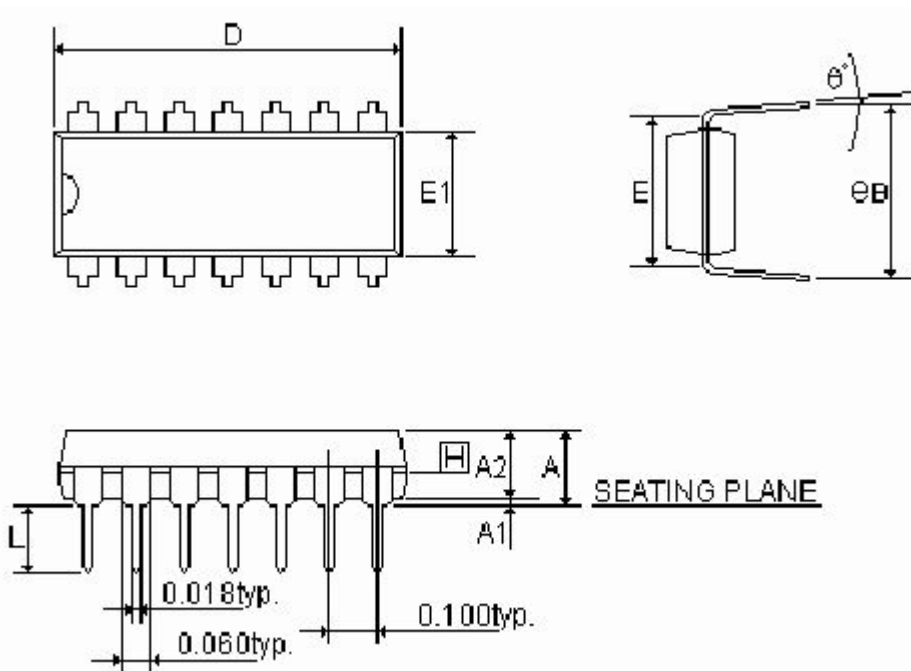
Testing Power Voltage Range (VDD) = 3V~5.5V.

Testing Machine Cycle Range (Fcpu) = Fhosc/1~Fhosc/16.



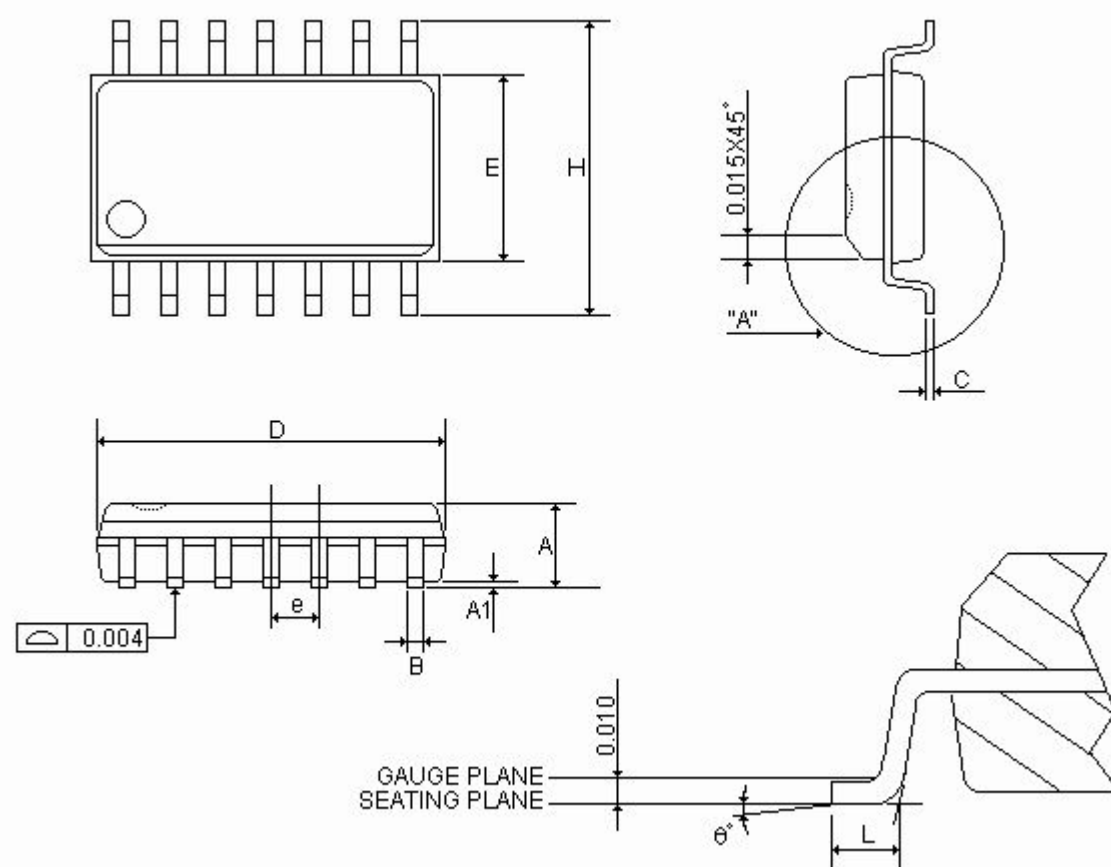
12. 封装尺寸

12.1 DIP 14 PIN



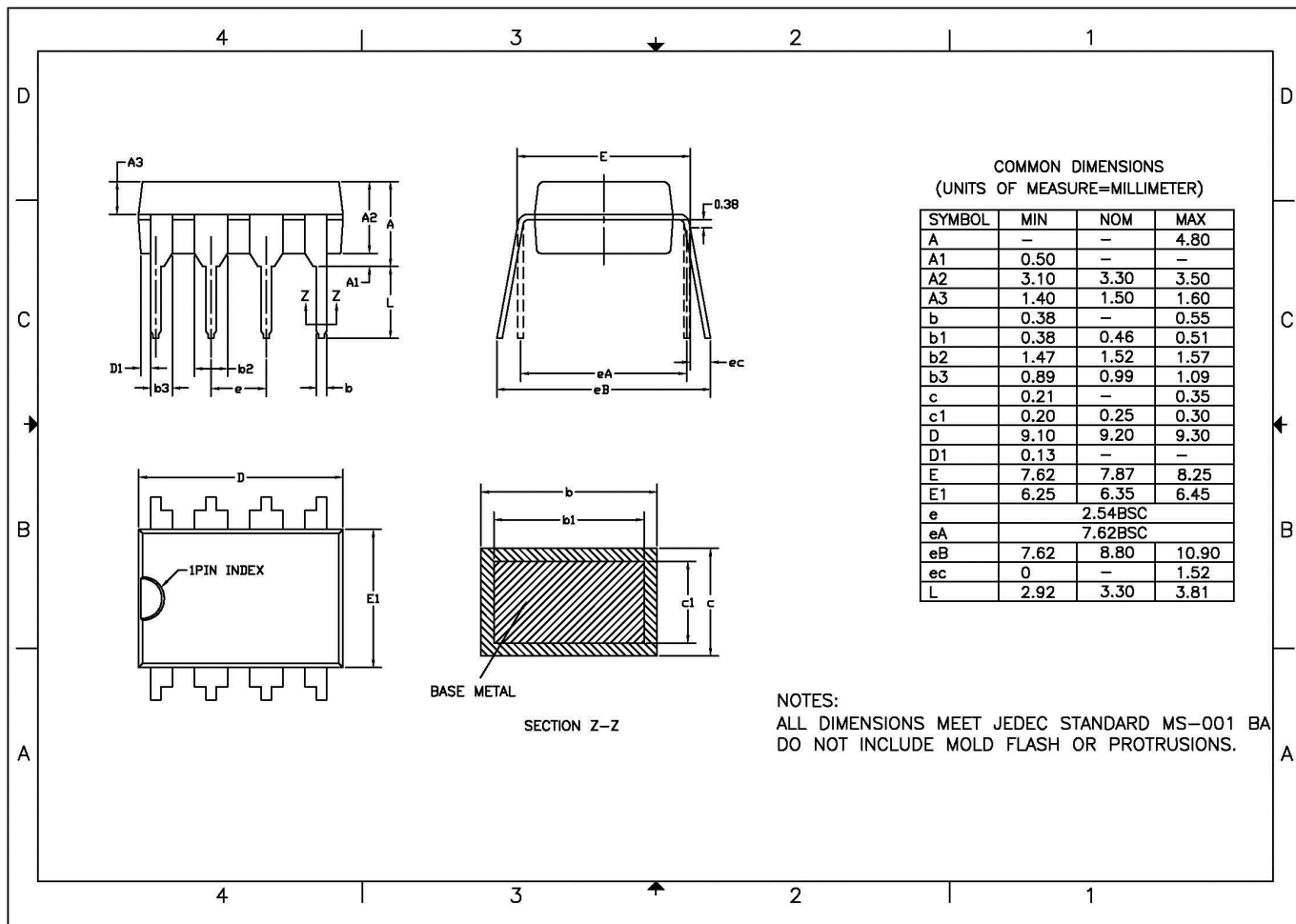
SYMBOLS	MIN	NOR	MAX	MIN	NOR	MAX
	(inch)			(mm)		
A	-	-	0.210	-	-	5.334
A1	0.015	-	-	0.381	-	-
A2	0.125	0.130	0.135	3.175	3.302	3.429
D	0.735	0.075	0.775	18.669	1.905	19.685
E	0.300			7.62		
E1	0.245	0.250	0.255	6.223	6.35	6.477
L	0.115	0.130	0.150	2.921	3.302	3.810
eB	0.335	0.355	0.375	8.509	9.017	9.525
theta°	0°	7°	15°	0°	7°	15°

12. 2 SOP 14 PIN

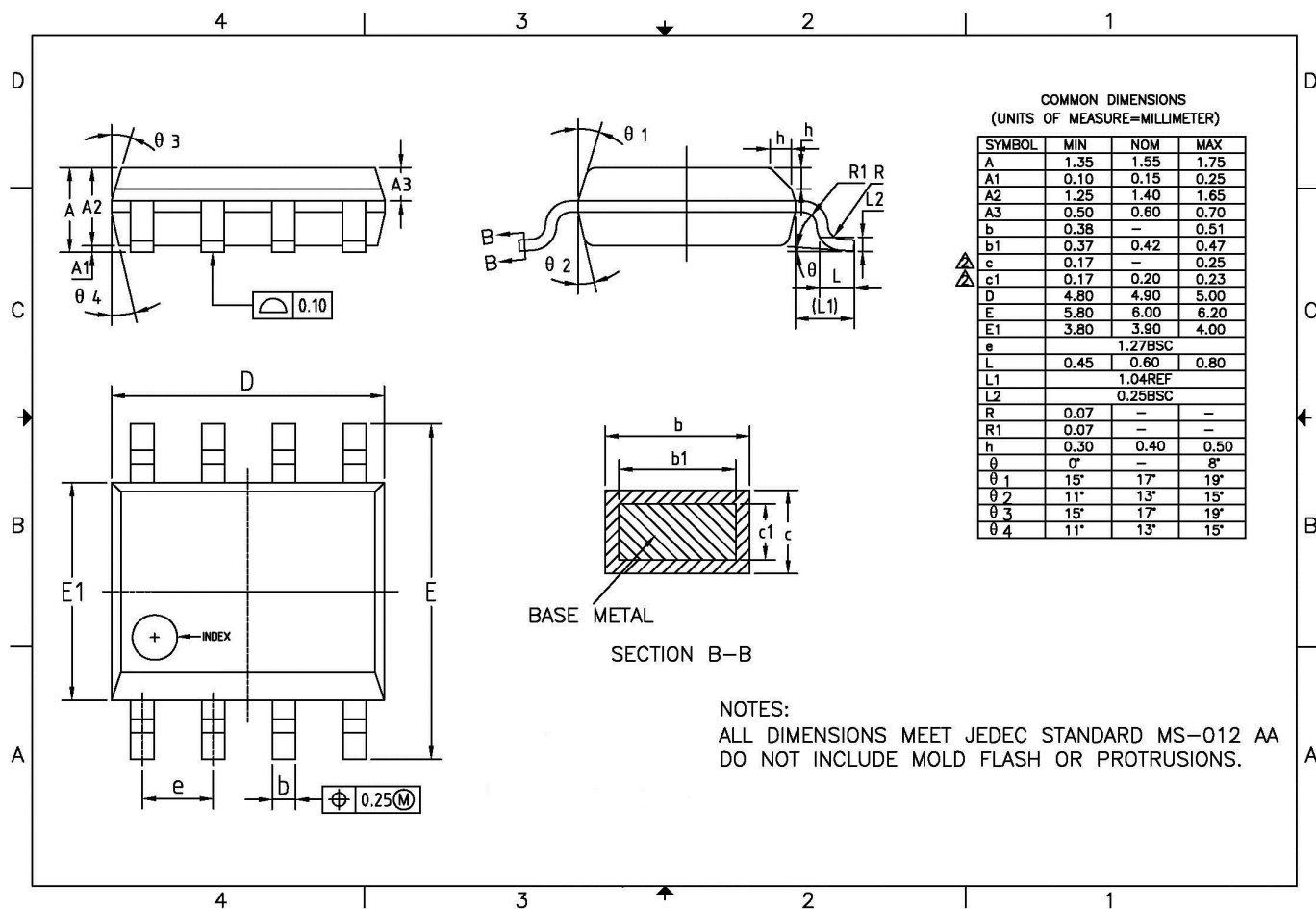


SYMBOLS	MIN	NOR	MAX	MIN	NOR	MAX
	(inch)			(mm)		
A	0.058	0.064	0.068	1.4732	1.6256	1.7272
A1	0.004	-	0.010	0.1016	-	0.254
B	0.013	0.016	0.020	0.3302	0.4064	0.508
C	0.0075	0.008	0.0098	0.1905	0.2032	0.2490
D	0.336	0.341	0.344	8.5344	8.6614	8.7376
E	0.150	0.154	0.157	3.81	3.9116	3.9878
e	-	0.050	-	-	1.27	-
H	0.228	0.236	0.244	5.7912	5.9944	6.1976
L	0.015	0.025	0.050	0.381	0.635	1.27
θ°	0°	-	8°	0°	-	8°

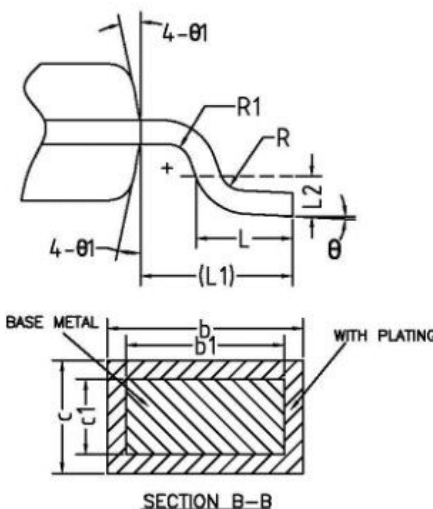
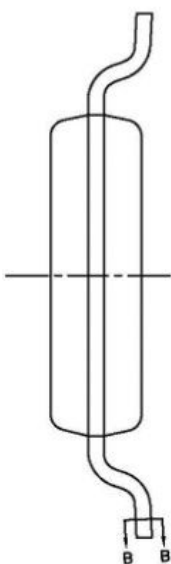
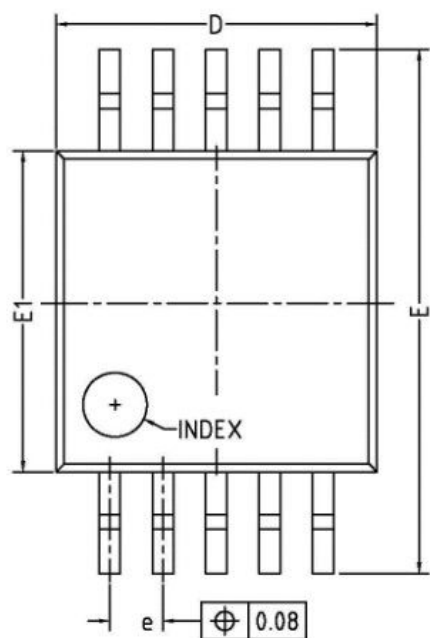
12. 3 DIP 8 PIN



12. 4 SOP 8 PIN

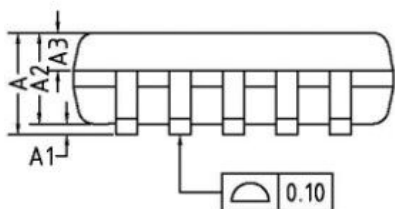


12. 5 MSOP 10 PIN



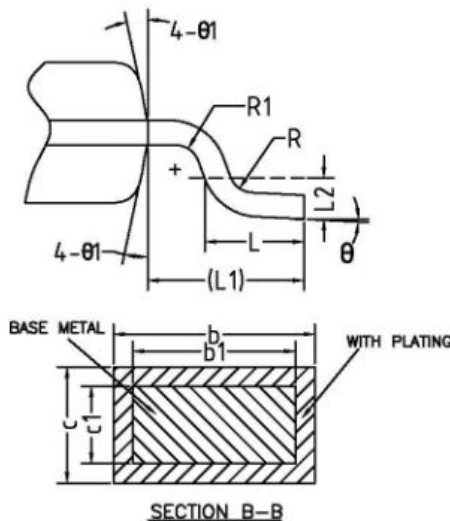
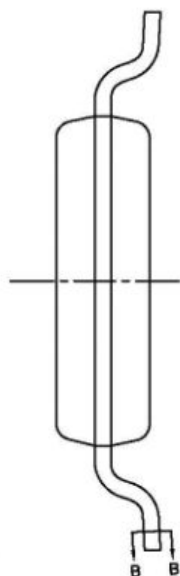
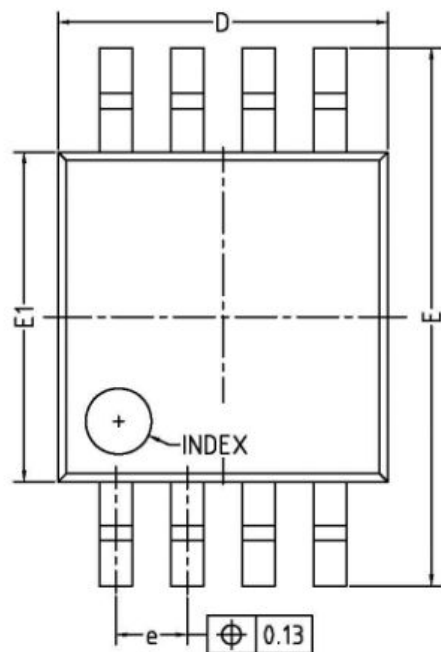
COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	—	—	1.10
A1	0	—	0.15
A2	0.75	0.85	0.95
A3	0.25	0.35	0.39
b	0.18	—	0.27
b1	0.17	0.20	0.23
c	0.15	—	0.20
c1	0.14	0.15	0.16
D	2.90	3.00	3.10
E	4.70	4.90	5.10
E1	2.90	3.00	3.10
e	0.40	0.50	0.60
L	0.40	0.60	0.80
L1	0.95REF		
L2	0.25BSC		
R	0.07	—	—
R1	0.07	—	—
θ	0°	—	8°
θ 1	9°	12°	15°



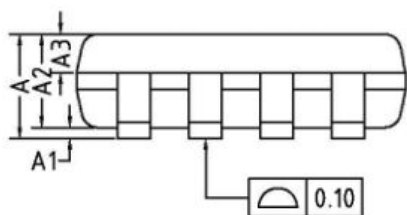
NOTES: 1. ALL DIMENSIONS IN MILLIMETERS REFER TO JEDEC STANDARD MO-187 BA
DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS.
2. INDEX #0.60±0.10 WITH 0.05MAX DEPTH.

12. 6 MSOP 8 PIN



COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	—	—	1.10
A1	0	—	0.15
A2	0.75	0.85	0.95
A3	0.25	0.35	0.39
b	0.28	—	0.37
b1	0.27	0.30	0.33
c	0.15	—	0.20
c1	0.14	0.15	0.16
D	2.90	3.00	3.10
E	4.70	4.90	5.10
E1	2.90	3.00	3.10
e	0.55	0.65	0.75
L	0.40	0.60	0.80
L1	0.95REF		
L2	0.25BSC		
R	0.07	—	—
R1	0.07	—	—
θ	0°	—	8°
θ 1	9°	12°	15°



NOTES: 1. ALL DIMENSIONS IN MILLIMETERS REFER TO JEDEC STANDARD MO-187 AA
DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS.
2. INDEX $\pm 0.60 \pm 0.10$ WITH 0.05MAX DEPTH.